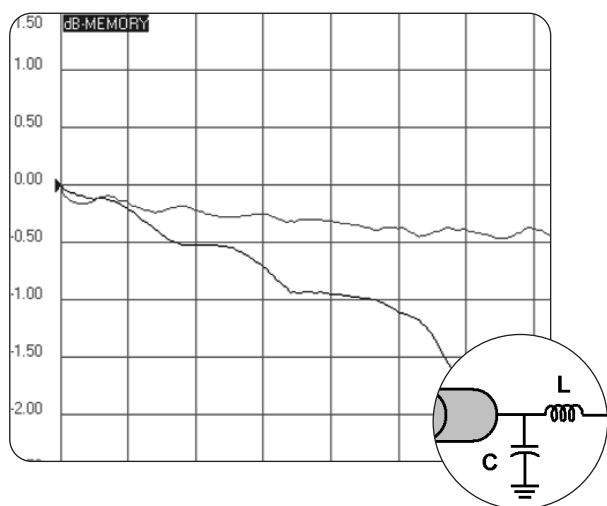
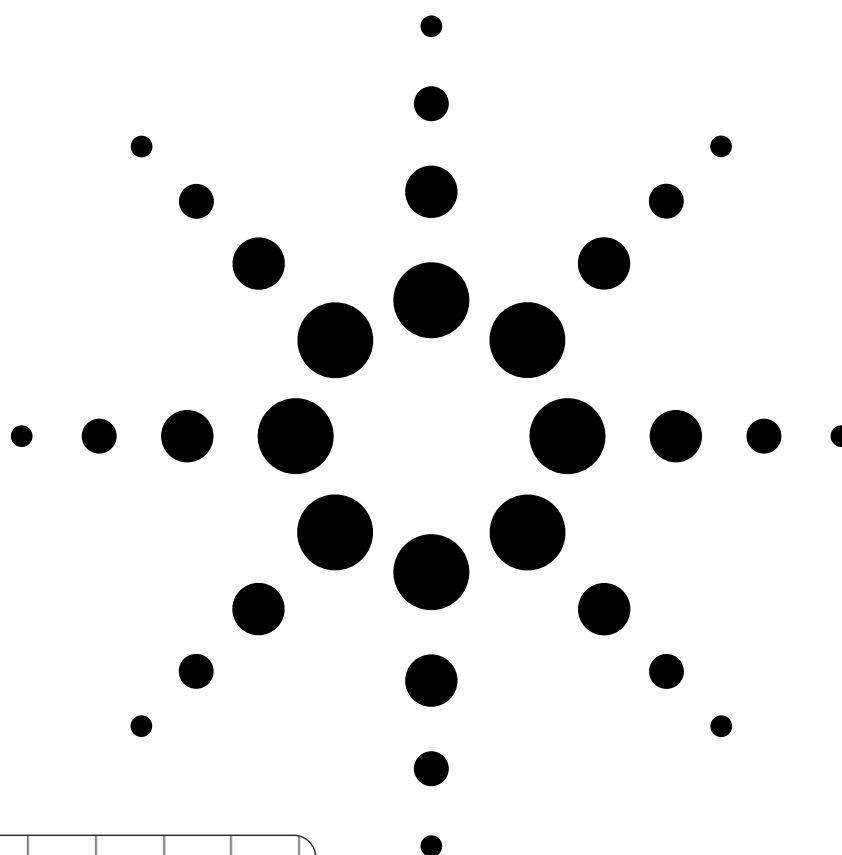


Agilent

**ベクトル・ネットワーク・アナライザを
使用したSパラメータ・ネットワークの
ディエンベディングおよびエンベディング**

Application Note 1364-1



はじめに

従来から、RFコンポーネントとマイクロ波コンポーネントは同軸インタフェースをベースに設計されてきました。このような同軸コンポーネントを複数接続することで複雑なシステムも容易に製造することができます。また、コンポーネントやシステムのパフォーマンスの測定も、同様の同軸インタフェースを使用したテスト機器を用いて容易に行うことができます。

しかし、最新のシステムでは、より高いレベルのコンポーネントの統合、より低い消費電力、製造コストの削減が要求されています。したがって、RFコンポーネントは価格の高い同軸インタフェースを使用した設計から、プリント回路基板や表面実装技術(SMT)を使用した設計に急速に移行しつつあります。最終製品に、従来の同軸インタフェースがない場合もあります。このため、RFコンポーネントやマイクロ波コンポーネントのパフォーマンスを、従来の同軸インタフェースが必要な機器を使用してどう測定するかが設計者にとっての課題となっています。その解決策は、同軸と非同軸の伝送ラインの両方に接続できるテスト・フィクスチャを使用することです。

プリント回路伝送ラインには多くの種類があるため、種類と寸法が異なる様々なマイクロストリップとコプレーナ伝送ライン¹(図1)のすべてに接続できるテスト機器の製作は困難です。テスト機器には、テスト・フィクスチャを経由して一部の伝送メディアに接続できるインタフェースが必要となります。

測定対象の表面実装デバイス(DUT)の正確な特性評価を行うには、テスト・フィクスチャの特性を測定結果から取り除く必要があります。RFコンポーネントとマイクロ波コンポーネントの特性評価に通常使用されるテスト機器は、標準の50Ωまたは75Ω同軸インタフェースをテスト・ポートに備えたベクトル・ネットワーク・アナライザ(VNA)です。このアナライザの校正は同軸インタフェースで行いますが、このインタフェースが“測定面”です。また、測定が行われるのは表面実装デバイスがプリント回路基板に接続されるポイントすなわち“デバイス面”です(図2)。標準構成キットを使用してVNAを同軸インタフェースで校正する際には、DUTの測定値にテスト・フィクスチャの影響が含まれます。

長年に渡って、測定値からテスト・フィクスチャの影響を取り除くために、さまざまな方法が開発されてきました。これらの方法は基本的に、直接測定とディエンベディングの2つに分類できます。直接測定では特殊な校正標準が必要で、これをテスト・フィクスチャに挿入して測定します。デバイス測定の精度は、この物理的標準²の質で決まります。ディエンベディングは、テスト・フィクスチャのモデルを使用してフィクスチャの特性が測定値全体から数学的に取り除くことを言います。フィクスチャの“ディエンベディング”手順を用いると、複雑な非同軸校正標準を使用しなくても非同軸DUTで非常に正確な結果が得られます。

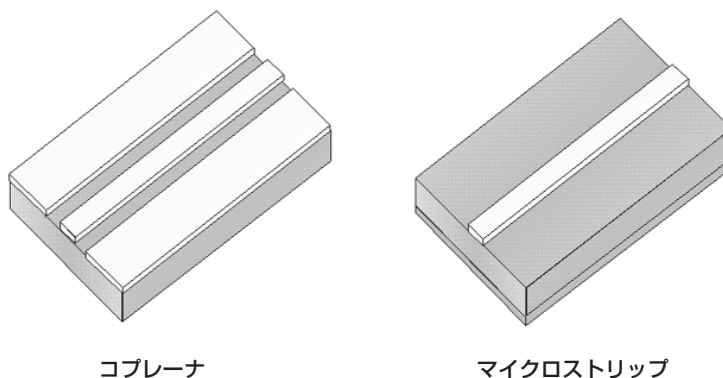


図1.プリント回路伝送ラインの種類

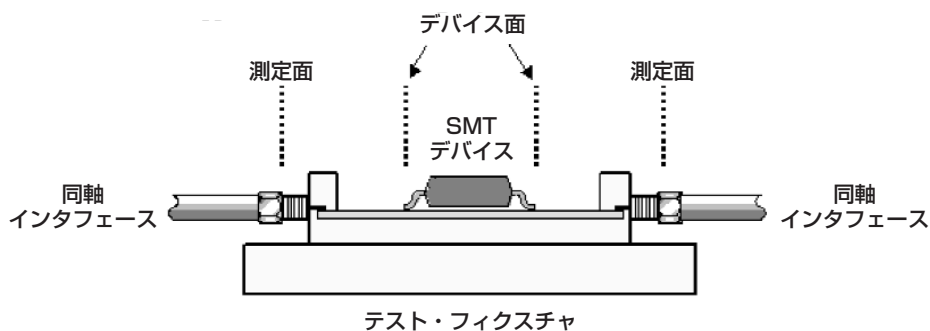


図2.測定面とデバイス面を示したテスト・フィクスチャ構成

テスト・フィクスチャをDUT測定値からディエンベディングするプロセスは、Sパラメータ(Tパラメータ)を使用して実行することができます³。この場合は、テスト・フィクスチャとDUTを合わせて行った測定から、ポスト・プロセッシングによりディエンベディングされた測定値を求めることができます。Agilent EEsofアドバンスド・デザイン・システム(ADS)などの最新のCAEツールにも、否定コンポーネント・モデル(negation component model)を使用して、VNAの測定値からテスト・フィクスチャを直接ディエンベディングする機能があります³。ただし、これらの方法では、ユーザに対してリアルタイムのフィードバックを行うことはできません。これは、テスト・フィクスチャの影響を取り除くには、測定データを取り込んでポスト・プロセッシングする必要があります。

したがって、リアルタイムのディエンベディングされた測定値が必要な場合には、別の方法を使う必要があります。別の校正モデルを使用すれば、VNAでディエンベディングを直接実行することが可能です。テスト・フィクスチャの影響をVNA校正誤差係数の中に含めておけば、リアルタイムのディエンベディングされた測定値を直接VNAで表示することができます。この場合には、フィクスチャを測定値に含めないでコンポーネントをリアルタイムでチューニングすることが可能です。

本書では、Sパラメータと信号フロー・グラフの他に、E8358A PNAシリーズ・ネットワーク・アナライザなどのAgilentベクトル・ネットワーク・アナライザでの標準の1ポートおよび2ポート校正で用いられる誤差補正プロセスを説明します。次に、測定面とデバイス面の間に配置したテスト・フィクスチャの影響を取り除くディエンベディング・プロセスを細かく説明します。また、同じプロセスを仮定すなわち“仮想”ネットワークをDUTの測定値にエンベディングするために使用する方法も説明します。

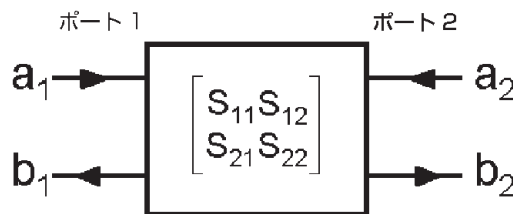
Sパラメータおよび信号フロー・グラフ

RFネットワークとマイクロ波ネットワークは、多くの場合Sパラメータを使用して特性評価します⁴。ネットワークのSパラメータから、デバイスの伝送および反射パフォーマンスに関する明確な物理的解釈が得られます。2ポート・ネットワークのSパラメータは、反射波または入射波 b_1 および b_2 を従属変数として、入射波 a_1 および a_2 を独立変数として使用して定義します(図3)。これらの波をSパラメータの関数とした一般式は、次のようになります。

$$b_1 = S_{11}a_1 + S_{12}a_2$$

$$b_2 = S_{21}a_1 + S_{22}a_2$$

これらの式を使用すれば、反射または伝送された波と、出力に確実な終端が配置された場合の入射波の比を取ることができます。例えば、ポート1からの反射パラメータ(S_{11})を求めるには、ポート2で確実な終端を使用して反射波 b_1 と入射波 a_1 の比を取ります。理想的な負荷からの反射はないため、終端が確実であれば $a_2=0$ となります。他のSパラメータ S_{21} 、 S_{22} 、 S_{12} も、同じように定義されます⁵。これらの4つのSパラメータにより、2ポート・ネットワークの特性がすべて定義されます。Agilent E8358Aなどの最新のベクトル・ネットワーク・アナライザは、2ポート・デバイスのSパラメータを簡単に測定することができます。



$$\begin{bmatrix} b_1 \\ b_2 \end{bmatrix} = \begin{bmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{bmatrix} \begin{bmatrix} a_1 \\ a_2 \end{bmatrix}$$

図3. 2ポートSパラメータ・ネットワークの定義

ネットワークのSパラメータは、信号フロー・グラフ(図4)を使用して表すこともできます。フロー・グラフは、ネットワークから伝送された信号と反射された信号の表示と解析に使用します。フロー・グラフの線には方向が示されており、これが2ポート・デバイスでの信号の流れを表します。例えば、ノード a_1 から b_1 へ流れる信号が、ポート1すなわち S_{11} からの反射です。2ポート・ネットワークがカスケード接続されている場合は、隣り合ったネットワークのフロー・グラフを接続することでこれを表すことができます。これは、1つのネットワークの出力波が次のネットワークの入力波と同じになるためです⁶。カスケード接続されたネットワーク全体の解析は、メーソンの法則⁶を使用して行うことができます。信号フロー・グラフを応用して、ネットワークのディエンベディングやVNAでの誤差係数の変更の基礎となる数理演算を作成します。

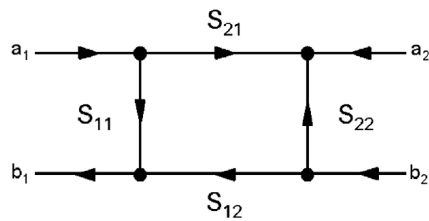


図4. 2ポートSパラメータ・ネットワーク信号のフロー・グラフ表現

テスト・フィクスチャとDUTの定義

ディエンベディングの演算プロセスを作成する前に、テスト・フィクスチャとDUTを使いやすい形で表す必要があります。信号フロー・グラフを使用すれば、フィクスチャとデバイスを3つの2ポート・ネットワークとして表すことができます(図5)。この方法では、テスト・フィクスチャを2つに分割して、DUTの両側の同軸-非同軸インタフェースとして表します。2つに分割したフィクスチャは、左側と右側をそれぞれフィクスチャAおよびフィクスチャBとします。SパラメータFA_{xx} (xx=11, 21, 12, 22)を使用してテスト・フィクスチャの左半分のSパラメータを表し、FB_{xx}を使用して右半分を表します。

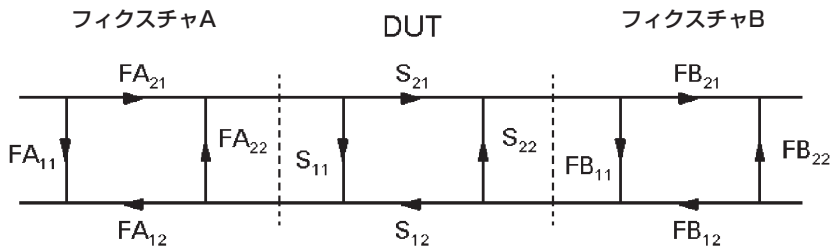


図5. 2つに分割したテスト・フィクスチャと被測定デバイス (DUT) を表す信号フロー・グラフ

3つのネットワークの行列を直接かけ合わせる場合には、SパラメータをTパラメータに変更する方が演算する上で便利です。SパラメータとTパラメータの数学的な関係は、付録Aで解説します。2ポートTパラメータの行列を[T]として表し、ここで[T]はネットワークの4つのパラメータを持つものとして定義します。テスト・フィクスチャとDUTをカスケード接続されたネットワークとして定義しているので、それぞれのTパラメータ・ネ

ットワークT_A、T_{DUT}およびT_Bを簡単にかき合わせるすることができます。行列式を単純にこの形で書けるのは、Tパラメータを使用した場合だけです。

$$\begin{bmatrix} T_{\text{MEASURED}} \end{bmatrix} = \begin{bmatrix} T_A \end{bmatrix} \begin{bmatrix} T_{\text{DUT}} \end{bmatrix} \begin{bmatrix} T_B \end{bmatrix}$$

この行列演算は、VNAにより測定面で測定したテスト・フィクスチャとDUTのTパラメータを表します。

ここでは、フィクスチャの両側T_AとT_Bをディエンベディングして、DUTすなわちT_{DUT}から情報を収集することが目的になります。この行列の反転をカスケード接続されたフィクスチャとDUT行列に応用し、測定結果の各側にフィクスチャの逆Tパラメータ行列をかけると、DUTだけのTパラメータが得られます。次に、付録Aの式を使用して、このTパラメータの行列を必要なSパラメータに変換して戻します。

$$\begin{bmatrix} T_A \end{bmatrix}^{-1} \begin{bmatrix} T_A \end{bmatrix} \begin{bmatrix} T_{\text{DUT}} \end{bmatrix} \begin{bmatrix} T_B \end{bmatrix} \begin{bmatrix} T_B \end{bmatrix}^{-1} = \begin{bmatrix} T_{\text{DUT}} \end{bmatrix}$$

テスト・フィクスチャのSまたはTパラメータと、フィクスチャとDUTを組み合わせた全体のVNA測定を使用すれば、上記の行列式を応用してフィクスチャを測定値からディエンベディングすることができます。通常このプロセスは、測定値がVNAから取り込まれた後に実行されます。ディエンベディングされた測定値をVNAでリアルタイムで表示したい場合が多くあります。このためには、VNA校正プロセスで用いる誤差係数を変更する方法を使用します。

一般的な行列理論では、行列式がゼロに等しくない場合、その行列には逆行列があり、この行列と逆行列をかけると単位行列になります。例えば、次のようにTパラメータの行列に逆行列をかけると、単位行列が得られます。

$$\begin{bmatrix} T \end{bmatrix} \begin{bmatrix} T \end{bmatrix}^{-1} = \begin{bmatrix} 1 & 0 \\ 0 & 1 \end{bmatrix}$$

$$\begin{bmatrix} T \end{bmatrix} = \begin{bmatrix} T_{11} & T_{12} \\ T_{21} & T_{22} \end{bmatrix}$$

テスト・フィクスチャ・モデル

テスト・フィクスチャをデバイスの測定値から数学的にディエンベディングするには、2等分したフィクスチャ個々のSまたはTパラメータ・ネットワークをモデル化する必要があります。プリント回路の種類とテスト・フィクスチャの設計は多様なため、正確なモデルを作成するための教科書的な公式はありません。ディエンベディングのプロセス全体で言えば、最も難しいのはテスト・フィクスチャの正確なモデルを作成することです。フィクスチャのモデル作成を補助する方法は多くあり、Agilentアドバンスト・デザイン・システム(ADS)、Agilent高周波ストラクチャ・シミュレータ(HFSS)や他のシミュレーション・ツールなどがこれにあたります。多くの場合、テスト・フィクスチャが物理的にどのような構造になっているかを観察することが初期フィクスチャ・モデル作成のために必要です。さらに、フィクスチャの測定を用いて、繰り返しながらフィクスチャ・モデルを最適化してゆきます。ほとんどのネットワーク・アナライザで使用できるタイム・ドメイン手法も、フィクスチャモデルを最適化する際に非常に役に立ちます²。

ディエンベディング・プロセスで使用できるフィクスチャ・モデルをいくつか説明します。Tパラメータの行列演算を使用しなくても、ベクトル・ネットワーク・アナライザのファームウェアで直接適切なディエンベディングを実行する方法についても後述します。

最も単純なモデルでは、2つに分割したフィクスチャが既知の電気長の確実な伝送ラインで構成されていることが前提です。ここでは、測定対象のSパラメータ(図6)の位相角を回転することで測定面をDUT面に移行します。位相角 θ_A および θ_B がそれぞれ右および左のテスト・フィクスチャを表すものとする、フィクスチャのSパラメータ・モデルは次の式で表されます。

$$S_A = \begin{bmatrix} 0 & e^{-j\theta_A} \\ e^{-j\theta_A} & 0 \end{bmatrix}$$

$$S_B = \begin{bmatrix} 0 & e^{-j\theta_B} \\ e^{-j\theta_B} & 0 \end{bmatrix}$$

位相角は、フィクスチャの長さ l に伝送ラインの位相定数をかけたものの関数です。位相定数 β の定義は、位相速度を周波数で割ったもので単位はラジアンです。この単純なモデルでは、システムの特異インピーダンスに整合した無損失伝送ラインであることが前提です。この理想伝送ラインのSパラメータの最も簡単な計算方法は、Agilent ADSなどのソフトウェア・シミュレータを使用することです。ここでは、テスト・フィクスチャの各サイドを、適切な位相角と基準周波数を使用して50Ω伝送ラインとしてモデル化することができます(図7)。シミュレータにより回路のすべてのSパラメータが計算されれば、これをデータ・ファイルに保存してディエンベディング・プロセスで使用することができます。

このモデルは、測定面とデバイス面との間の位相角のみを表します。場合によっては、フィクスチャが低損失の誘電材料で製造されていて、同軸から非同軸への変換部の整合がよくとれていれば、このモデルでもディエンベディングを実行する際に十分な測定精度が得られます。

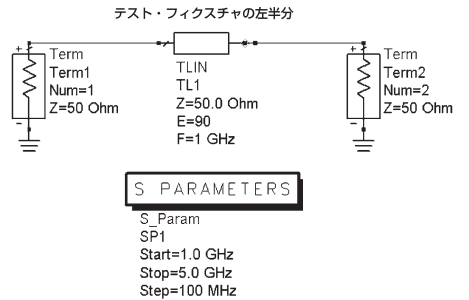


図7. 理想2ポート伝送ラインを使用したテスト・フィクスチャのAgilent ADSモデル

上記のモデルを改良したのが、フィクスチャの挿入損失を含めたフィクスチャ・モデルです。これには、非同軸伝送ラインの任意の特異インピーダンス Z_A または Z_B を含めることもできます(図8)。挿入損失は伝送ラインの関数で、誘電体と導体の損失をこれに含めることができます。この損失は、減衰係数 α または誘電正接 $\tan\delta$ を使用して表します。

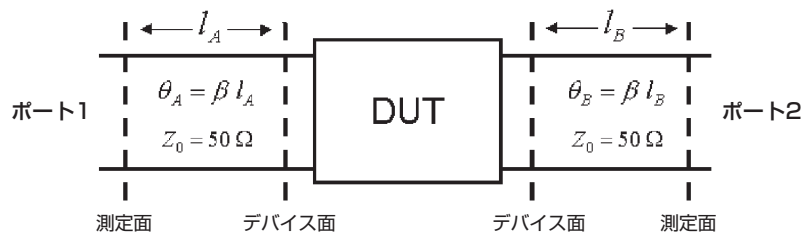


図6. 理想伝送ラインを使用したフィクスチャのモデリング

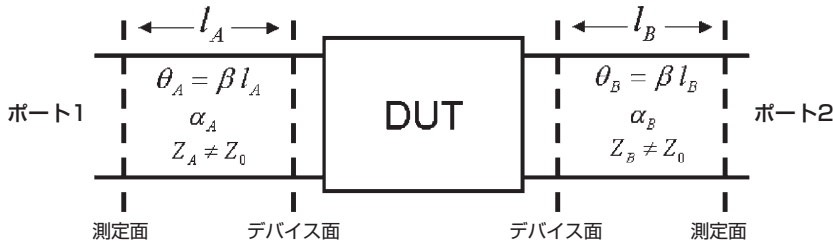


図8. 損失のある伝送ラインを使用したフィクスチャのモデリング

フィクスチャ・モデルを改良するために、フィクスチャの物理的特性を測定し、また材料の誘電率が分かっているならばこれを使用してインピーダンスを計算することで、テスト・フィクスチャの伝送ラインの実際の特異インピーダンス Z_A および Z_B を求めることが可能です。メーカの指定した誘電率が公称値で許容誤差が大きい場合には、実際のライン・インピーダンスも広い範囲でばらつくことがあります。この場合は、実際の誘電率をできる限り正確に予測するか、あるいはラインの特性インピーダンスを測定します。方法の1つは、ベクトル・ネットワーク・アナライザのタイム・ドメイン・オプションを使用したものです。伝送ラインの直線部分を使用してフィクスチャの周波数応答を測定することで、アナライザがこの測定値をタイム・ドメイン・リフレクトメータ (TDR) 応答に変換します。この応答を使用して、伝送ラインのインピーダンスを求めることができます。詳細はアナライザのユーザーズ・ガイドを参照してください。

ここでも、ソフトウェア・シミュレータを使用してこのモデルの必要なSパラメータを計算することができます。図9は、減衰が誘電正接により指定されている、損失のある伝送ラインを使用したテスト・フィクスチャの片側のモデルです。このモデルでは、伝送ライン幅と誘電体の厚みの物理的測定値と誘電率の公称値を使用して、ライン・インピーダンスの値が48Ωに変更されています。

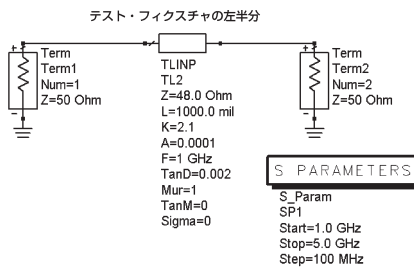


図9. 損失のある2ポート伝送ラインを使用したテスト・フィクスチャのADSモデル

後述するAgilent E8358Aなどの多数のベクトル・ネットワーク・アナライザでは、損失、電気的遅延および測定インピーダンスをアナライザの“スルー校正”定義に直接入力できるため、このモデルを簡単に実装することができます。

一番最後のモデルをここで説明します。このモデルには、同軸-非同軸変換部の複雑な影響と、前述のフィクスチャ損失およびインピーダンスの差異が含まれます。このモデルは最も正確ですが、フィクスチャ内で発生する分散、放射、結合などの非線形な影響をすべて含める必要があるために作成は最も難しくなります。このモデルを求める方法の1つは、フィクスチャ(伝送ラインの直線部分のように単純なもの)に取り付けた既知のデバイスを測定するとともに、この測定に合わせて値を最適化したコンピュータ・モデルを使用することです。より厳密な方法としては、Agilent HFSSなどの電磁 (EM) シミュレータを使用して、テスト・フィクスチャのSパラメータを計算する方法があります。このEM法は、テスト・フィクスチャの物理的特性がシミュレータ内で正確にモデル化されている限り非常に正確です。

例として、実際のテスト・フィクスチャを使用して行った測定を基に、コンピュータ・シミュレーションを最適化して作成するモデルを説明します。まず、同軸からマイクロストリップへの変換部を、集中定数の直列インダクタンスと並列キャパシタンスとしてモデル化します(図10)。インダクタンスとキャパシタンスの値は、テスト・フィクスチャに取り付けた直線の50Ωマイクロストリップの測定結果を使用して最適化します。次に、この集中定数素子モデルを使用してテスト・フィクスチャとマイクロストリップ・ラインのADSモデルを作成します。

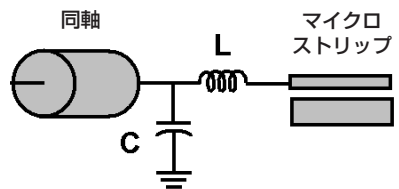


図10. 同軸からマイクロストリップへの変換部の簡略モデル

図11に示すAgilent ADSモデルでは、同じ集中定数コンポーネントを両側に配置して、2つのテスト・フィクスチャ変換部をモデル化しています。短い同軸を使用して各同軸-マイクロストリップ・コネクタの同軸部分を表しています。物理的パラメータと電気的パラメータが実際のテスト・フィクスチャの測定対象ラインに一致するマイクロストリップ・スルー・ラインが中央に配置されています。このマイクロストリップ・モデルでは、使用されている基盤の誘電率と誘電正接の正確な値が必要となります。これらの値が不確かであれば、モデルの精度に直接影響します。

次に、Agilent E8358Aなどのベクトル・ネットワーク・アナライザを使用して、テスト・フィクスチャとマイクロストリップ・スルー・ラインのSパラメータを測定します。4つのSパラメータは、GPIBを使用してADSソフトウェアに直接インポートできます。さらに、これらのインダクタンスとキャパシタンスのモデル値を、ADSを使用して測定値とシミュレート結果が良く一致するまで最適化します。例として、テスト・フィクスチャとマイクロストリップ・ラインを使用した場合のS11の大きさの測定結果と最適化結果を図12に示します。モデル値の精度を確認するた

め、4つのSパラメータをすべて最適化して測定したSパラメータと比較してください。変換部には非線形な影響があるため、この変換部を簡略化した集中定数素子モデルは、およそ狭い周波数範囲でのみ有効です。広帯域での動作が必要な場合は、改良されたモデルを実装して、測定対象のSパラメータの非線形動作を周波数の関数として組み込む必要があります。

集中定数素子パラメータが最適化されれば、テスト・フィクスチャの各半分のSパラメータをシミュレートして、ディエンベディング・アルゴリズムで使用するために保存することができます。テスト・フィクスチャの各半分のSパラメータを計算する際には、変換部とデバイス間のマイクロストリップ・ラインの実際の長さを含める必要があります。

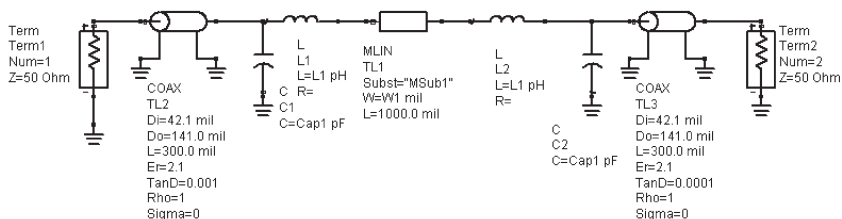


図11. テスト・フィクスチャとマイクロストリップ・ラインのAgilent ADSモデル

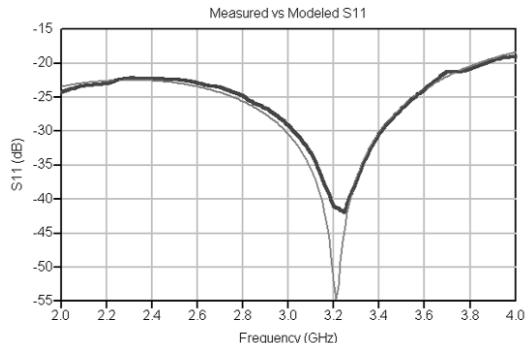


図12. 測定したマイクロストリップ・スルー・ラインとモデル化したマイクロストリップ・ラインのS11の比較

ディエンベディング・プロセス

理想伝送ラインの長さなどの簡略したモデルを使用するのか、それともEMシミュレータを使用して作成した複雑なモデルをテスト・フィクスチャに対して使用するのに関係なく、このSパラメータ・モデルを使用してディエンベディング・プロセスを実行する必要があります。ディエンベディング・プロセスを実行する方法は大きく分けて2つあります。1つ目の方法では、ネットワーク・アナライザの測定データを使用して、このデータを前のセクションで説明したTパラメータ行列計算を使用して処理します。2番目の方法はネットワーク・アナライザを使用してディエンベディングの計算を直接実行し、ユーザがディエンベディング応答をリアルタイムで確認できるようにすることです。この方法は、アナライザのメモリ内の校正誤差項を変更することで行います。

静的アプローチ

この方法では、測定面で収集したテスト・フィクスチャとDUTの測定データを使用します。データはネットワーク・アナライザからエクスポートするか、GPIBを介してADSなどのシミュレーション・ツールに直接インポートすることができます。フィクスチャ・モデルを使用すれば、ディエンベディング・プロセスがTパラメータの行列計算またはADSの否定モデル (negation model)³を使用して実行されます。測定値がディエンベディングされれば、データを静的にコンピュータ画面に表示するか、アナライザの表示用メモリにダウンロードすることができます。

Tパラメータを使用してテスト・フィクスチャをディエンベディングするプロセスには、5つのステップがあります。

ステップ1: SまたはTパラメータを使用してフィクスチャの各半分を表して、テスト・フィクスチャの数学モデルを作成します。

ステップ2: ベクトル・ネットワーク・アナライザを用い、標準同軸校正キットを使用してアナライザを校正して、デバイスとフィクスチャのSパラメータを一緒に測定します。Sパラメータは複素数で表されます。

ステップ3: 測定されたSパラメータをTパラメータに変換します。

ステップ4: テスト・フィクスチャのTパラメータ・モデルを使って、ディエンベディング式を測定したTパラメータに適用します。

$$[T_{DUT}] = [T_A]^{-1} [T_M] [T_B]^{-1}$$

ステップ5: 最終的なTパラメータを変換してSパラメータに戻し、結果を表示します。この行列はデバイスのみSパラメータを表します。テスト・フィクスチャの影響は取り除かれています。

リアルタイム・アプローチ

このリアルタイム法は、本書の次のセクションで詳しく説明します。この方法では、テスト・フィクスチャSパラメータ・モデルをベクトル・ネットワーク・アナライザの校正誤差項の中に組み込みます。これによって、アナライザがすべてのディエンベディングの計算を実行し、テスト・フィクスチャの影響を受けずDUTのリアルタイム測定値を表示することができます。

ほとんどのベクトル・ネットワーク・アナライザは、直接フロント・パネルから誤差項をある程度変更できる機能を備えています。これには、ポート拡張や校正“スルー”定義の変更などがあります。従来の12ターム誤差モデルを変更してテスト・フィクスチャの各サイドのSパラメータ・モデル全体を含める方法などの個々方法をこれから説明します。

フィクスチャの影響の 単純な補正

ポート・エクステンション

ディエンベディングの最も単純な形はポート・エクステンションで、これは測定面をDUTに向かって数学的に延長するというものです。この機能は、Agilent E8358Aなどの最新のネットワークアナライザのほとんどのファームウェアに含まれています。ポート・エクステンションでは、テスト・フィクスチャが既知の位相長の確実な伝送ラインであることが前提です。また、フィクスチャは無損失で位相応答はリニアであり、インピーダンスは一定であることも前提です。ポート・エクステンションは、通常はテスト・ケーブルの端で2ポート校正を実行した後に測定に対して適用します。フィクスチャのパフォーマンスが、DUTの仕様に比べて非常に良い場合には、この方法で十分です。

ポート・エクステンションでは、測定されたSパラメータに対して位相長が増減されるだけです。フィクスチャの損失またはインピーダンスの不連続は補正されません。ほとんどの場合は、同軸・フィクスチャ変換部とDUTの間にはある量の不整合があり、このために測定されたSパラメータに不確かさが生じます。通常この不確かさは、広い周波数範囲で測定を行った場合に、Sパラメータのリップルとして現れます。例として、図13に示すインピーダンスが一定の2つの種類の異なる伝送ライン、すなわち高品質同軸エアライン(上の曲線)とマイクロストリップ伝送ライン(下の曲線)の端に配置したショートの実測値を見てみます。ここでは、ポート・エクステンションを使用して測定面をショートに移しています。ただし、図から分かるように、ポート・エクステンションでは伝送ラインの損失は補正されません。また、エアラインで測定されたS11のトレースに低いリップルが現れていますが、こ

れに対して同軸・マイクロストリップ・テスト・フィクスチャではリップルがかなり大きくなっていることにも注意してください。一般的にこのリップルは、測定面とデバイス面の不連続部の相互作用により生じます。下のトレースでリップルが大きくなっているのは、マイクロストリップ変換部のリターン・ロスが悪いからです(エアラインの $>45\text{dB}$ に対して 20dB)。変換部分のリターン・ロスが改善されれば、このリップルを低減することができます。

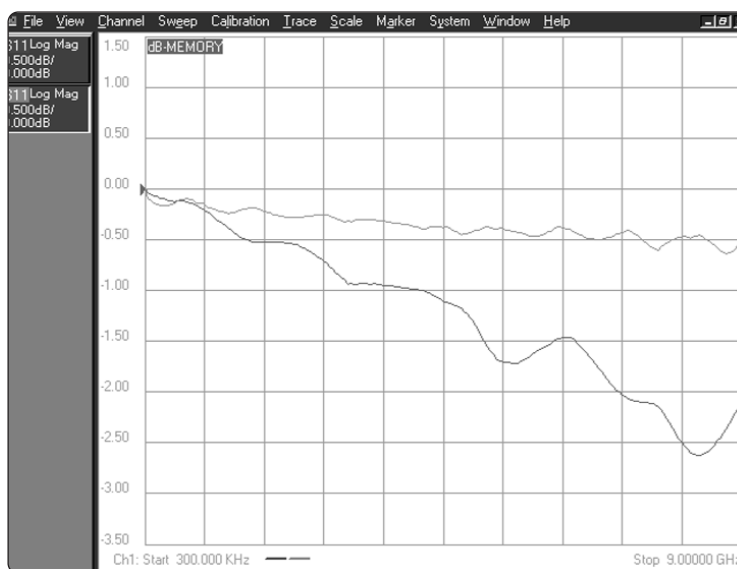


図13. エアライン(上のトレース)の端とマイクロストリップ伝送ライン(下のトレース)の端に接続したショートの実測値にポート・エクステンションを適用した場合

校正標準の変更

ベクトル・ネットワーク・アナライザの校正中、測定器ではオープン、ショート、ロード、スルーなどの定義された標準を測定して、その測定値を各標準の理想モデルと比較します。測定値とモデル間の差から、測定セットアップ内に含まれる誤差項を計算します。次に、これらの誤差項を使用して、被試験デバイスの実際の測定結果を数学的に補正します。この校正プロセスでは標準が接続されるポイントに基準面または校正面を作成します。各校正標準の正確なモデルが既知であれば、正確な基準面を確立できます。たとえば、Agilentの同軸校正キットの中には、ショート標準が基準面で真のショートではなく、実際には「オフセット」ショートのものがあります。オフセット・ショートとは、コネクタと真のショート間に配置される小さな同軸伝送ラインです。校正キット(定義)を選択する際、測定器を設定してオフセット・ショートに最適なモデルを用います。たとえば、Agilent 85033C 3.5mm同軸校正キットを使用する場合、ショート標準では16.695psの遅延と等価な50Ω伝送ラインのオフセット長を使用します。アナライザでこのオフセット・ショートに該当するモデルが使用されていると、基準が正しく計算されます。

基準面や前のセクションで説明したポート・エクステンションを実装する別の方法として、各校正標準に対して校正キットの定義を再定義する方法があります。たとえば、各基準面を校正ポイントから100ps前の値にする場合、各標準の定義を変更してこの100psのオフセットを含めることができます。この値はショート、オープン、ロード標準の元のオフセット遅延から引き算されます。「スルー」の定義には、各ポートからのこの延長の全遅延が含まれています。たとえば、Agilent 85033E校正キットを使用する場合、ショートの変更して68.202psのオフセット遅延を含めます(元の3.5mmショートが遅延が31.798psの場合、 $31.798 - 100$ psを計算します)。同じ方法がオープンおよびロード標準にも適用されます。「スルー」の定義では-200ps(0psの元のスルー遅延を使用して、 $0 - 100 - 100$ psを計算)のオフセット遅延となる場合があります。スルーの定義にはポート1とポート2のポート・エクステンションからの遅延も必要です。

校正キットの定義には、実際には各標準に対する3つのオフセット特性が含まれています。7オフセット遅延、オフセット損失、オフセット・インピーダンス(Z0)です。アナライザが各テスト・ポートの基準面を確立できるように、この3つの特性を使用して正確に各標準をモデル化します。

フィクスチャのダイエンベディングは、校正キットの定義テーブルを変更してテスト・フィクスチャの影響を含めることにより実現することができます。この方法では同軸校正プロセスで求められた誤差項にフィクスチャ特性のいくつかを含めることができます。校正が完了すると、アナライザはフィクスチャによる遅延、損失、インピーダンスを数学的に除去します。前述のポート・エクステンション技術では、何らかの確度の向上が見られましたが、フィクスチャ・モデルに対して行われた仮定の中にはシステムの全測定確度を制限するものがあることに注意してください。ここから、テスト・フィクスチャの特性を含めるための校正キットの定義の変更方法と制限事項を説明します。

オフセット遅延

テスト・フィクスチャでは、フィクスチャでの信号伝送時間のために測定面とDUTの間で電氣的な遅延があります。同軸伝送ラインの場合、物理的長さ、自由空間中の光速および誘電率からこの遅延が求められます。

$$\text{遅延 (s)} = \frac{\ell \sqrt{\epsilon_r}}{c}$$

ℓ = 物理的長さ (単位m)

ϵ_r = 相対誘電率

$c = 2.997925 \times 10^8 \text{m/s}$

この例では、相対誘電率 μ_r を1と仮定します。マイクロストリップなど、同軸以外の伝送ラインの電氣的遅延では、伝送媒体の有効誘電率が変わるため、上記の式を変更する必要がありますので注意してください。Agilent ADS LineCalcツールなどのRFソフトウェア・シミュレータは、回路の物理的パラメータに基づいて伝送ラインの有効位相長と有効誘電率を計算します。有効位相は、次の式を使用して電氣的遅延に変換することができます。

$$\text{遅延 (s)} = - \frac{\phi}{360 f}$$

ϕ = 有効位相 (度)

f = 周波数 (Hz)

「スルー」標準を変更すると、全フィクスチャ長からの遅延を含めることができます。両側に半分ずつ基準面を延長するために、ショート、オープン、ロードの標準をこの遅延の2分の1に変更します。ここで、被試験デバイスはフィクスチャの中央に直接配置されているものと仮定します。フィクスチャが非対称の場合、校正キットの定義テーブルが変更される場合がありますことに注意してください。この場合は、各テスト・ポートに対して別々のセット、つまり2セットのショート、オープン、ロードが定義されます。

オフセット損失

ネットワーク・アナライザは、オフセット損失を使用して同軸標準器の表皮効果による振幅損失をモデル化できます。フィクスチャは非同軸であるため、周波数の関数としての損失は同軸伝送ラインの損失に追従しません。したがって、入力する値はフィクスチャの真の損失の概略値ではありません。損失の値は、1GHzにおける $G\Omega/s$ または Ω/ns 単位で標準定義テーブルに入力します。

$G\Omega/s$ 単位のオフセット損失は、1GHzにおける測定損失と標準の物理的長さから次の式で計算することができます。

$$\text{オフセット損失} \left(\frac{G\Omega}{s} \right) \Big|_{1\text{GHz}} = \frac{\text{dB}_{\text{loss}} \Big|_{1\text{GHz}} \cdot c \cdot \sqrt{\epsilon_r} \cdot Z_0}{10 \log_{10}(e) \ell}$$

ここで、

$\text{dB}_{\text{loss}} \Big|_{1\text{GHz}}$ = 1GHzにおける測定挿入損失

Z_0 = オフセット Z_0

ℓ = オフセットの物理的長さ

図14は、マイクロストリップ・スルー・ラインの真の挿入損失を示します(下のトレース)。この図には、校正キットの定義を変更してフィクスチャ損失の影響を含めた後のフィクスチャ「スルー」のS21測定値も示してあります(上の曲線)。この場合、フィクスチャ「スルー」の実測の損失(校正後)は、挿入損失が0dBの直線となることが期待されます。実際の測定ではオフセット損失を変更して帯域の中央に最適化することにより、高周波と低周波間のトレードオフが示されます。オフセット損失は、使用されているFR-4材質に対して10G Ω/s に設定されています。この場合は、概略誘電率が4.3、誘電正接が0.012、長さが3インチのマイクロストリップ50 Ω 伝送ラインを使用しています。オフセット損失の値10G Ω/s は、300kHz~9GHzの周波数範囲でうまく釣り合いをとったものです。この値は容易に変更が可能で、対象の周波数範囲でのオフセット損失を最適化することができます。

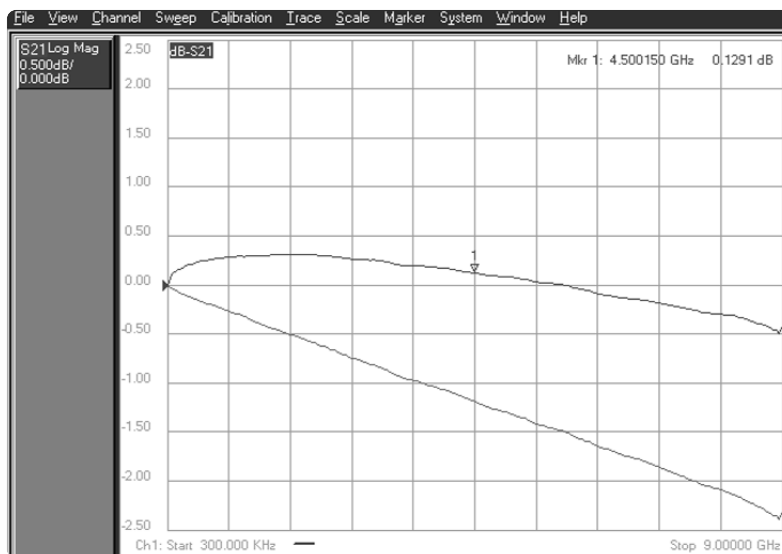


図14. マイクロストリップ「スルー」ライン(下のトレース)と、変更したアダプタ損失を使用してVNAを校正した後のテスト・フィクスチャ「スルー」(上のトレース)の測定

オフセットZ₀

オフセットZ₀はオフセット長内での特性インピーダンスです。この項を変更して、フィクスチャの特性インピーダンスの入力に使用することができます。

標準の定義の変更

校正キットの標準の定義の変更はE8358A上でAdvanced Modify Cal Kitダイアログから簡単に行えます。図15はショート、オープン、ロード、スルー・モデルの定義のオフセット遅延、オフセット損失、オフセット・インピーダンスを変更する場合に使用する定義テーブルを示しています。

このプロセスは、対象の周波数レンジに対してベクトル・ネットワーク・アナライザを校正する際に使用する同軸校正キットを選択することから始まります。また、テスト・フィクスチャのオフセット遅延、損失、インピーダンスの値が必要です。例えば、フィクスチャの全「スルー」遅延を650psと仮定すると、オフセット損失は10GΩ/s、オフセット・インピーダンスは50Ωと求められます。また、フィクスチャは対称であり、フィクスチャの半分ずつに325psの遅延があると仮定します(この値を使用してショート、オープン、ロードの定義が変更されます)。ここで、選択した同軸校正キットの定義を変更してテスト・フィクスチャの特性を含めます。

フィクスチャの半分からの遅延を元の定義から引くことにより、ショート遅延を変更します。たとえば、85033E 3.5mm校正キットを使用している場合、元のオフセット遅延は31.798psと定義されています。この値を(この例では31.798ps-325psを計算して)-293.202psに変更します。損失を10GΩ/sに変更します。この例ではオフセット・インピーダンスは50Ωのままにできます。オープンの定義とロードの定義についても同じ変更を行います。

スルー遅延を変更し、元の遅延からテスト・フィクスチャのスルー遅延の合計を引き算した値にします。たとえば、元の遅延は0psなので、変更した遅延は-650psに設定します。また、スルー損失は10GΩ/s、Z₀は50Ωに設定します。

標準の定義が変更されてテスト・フィクスチャの特性が含まれると、更新済み校正キットがユーザ・キットとして保存されます。アナライザのメモリ内に保存されている他のキットと区別がつくように、新しい校正キットに区別可能な名前を付けてください。また、E8358A PNAは、キットのID番号を各校正キットの定義テーブルに指定します。

こうして、校正キットの種類に合わせて選択された新しい定義により、標準同軸、フル2ポート校正を使用してアナライザの校正を行うことができます。同軸校正が完全に終了するまでテスト・フィクスチャを接続しません。アナライザにおける誤差補正には、校正時のフィクスチャ損失、遅延、インピーダンスの影響が含まれています。

オフセットの定義の変更により、リニア位相シフト、一定のインピーダンス、いくらかのテスト・フィクスチャの損失が補正されます。ここではフィクスチャの損失が同軸伝送の表皮損失に比例すると仮定していますが、多くの場合、正確ではありません。また、変換部の不整合がインピーダンスの不連続によってのみ生じることも前提です。一般的に同軸から非同軸への変換部はこのように単純にはモデル化することはできず、テスト・フィクスチャの詳細なモデルを実装することが必要です。フィクスチャの複雑なモデルを導入するには、誤差補正プロセス中にVNAが使用する12ターム誤差モデル全体の変更が必要になります。次のセクションでは、ベクトル・ネットワーク・アナライザの誤差モデルとアナライザのメモリ内に保存された誤差項を変更するプロセスについて説明します。

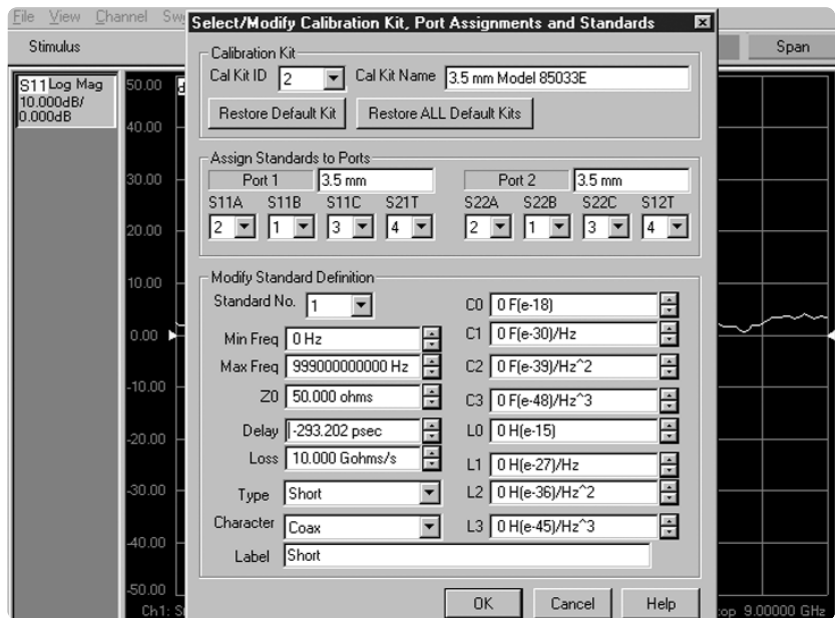


図15. 変更した校正キット定義を示すE8358A PNAダイアログ

12ターム誤差モデルの変更

このセクションでは、テスト機器のシステムマチック誤差の除去のためにVNAで使用される12ターム誤差モデルを説明します。次に、テスト・フィクスチャ・モデルをVNAの誤差モデルに統合するためにディエンベディング演算を作成します。これによって、フィクスチャの影響を含めずVNAにより直接測定データを表示することができます。

VNAの校正と誤差モデル

どのようなネットワーク測定でも測定誤差が存在します。VNAを測定に使用する場合には、不確かさの原因を測定するか計算することで測定の不確かさを減らすことができます。VNAの校正中には、既知のデバイスの振幅応答と位相応答が測定され、測定値とこのデバイスの実際の特性が比較されます。その結果を使用してアナライザの特性が評価され、DUTの測定データからシステムマチック誤差が効果的に取り除かれます⁸。

システムマチック誤差は、理想的でない測定システムから生じる再現性のある誤差です。例えば、カップラの方向性の影響、ケーブル損失、テスト・システムとDUTの不整合などから測定誤差が生じます。典型的な2ポート同軸テスト・システムは、補正が可能な12の誤差を持つものとしてモデル化できます。これらの誤差は、システムの校正中にその特性が評価され、DUTの測定値から数学的に取り除かれます。測定システムが時間と温度に対して安定している限り、これらの誤差には再現性があり、それ以降のすべての測定に対して同じ校正を使用することができます。

ある意味では、VNAの校正プロセスはシステム誤差を測定値からディエンベディングすることです。図16は、1ポート・デバイスを測定する場合に関係する3つのシステムマチック誤差を示したものです。これらの誤差がDUTの測定値と理想測定システムの間に入ります。 E_{df} は、ポート1の方向性カップラを通る信号漏れにより生じる順方向方向性誤差項です。 E_{rf} は、テスト経路と基準経路の経路差異により生じる順方向反射トラッキング項です。 E_{sf} は、VNAのテスト・ポート・インピーダンスがソース・インピーダンスと確実に整合していないために生じる順方向ソース整合項です。これら3つの項を、1ポート測定システムの誤差アダプタ係数と呼びます。これらは順方向誤差項で、VNAのポート1に関連する項として定義されています。逆方向に対しては、ポート2からの反射測定に関連する別の3つの項があります。

VNA校正手順では、十分な数量の既知デバイスまたは校正標準が必要で、この場合は、3つの標準を1ポート校正に使用します。誤差アダプタのこれらの項を、標準の直接測定値すなわち生測定値を基にVNAが計算します。典型的な同軸校正キットには、校正プロセスのこのステップで使用するショート、オープン、ロードが内蔵されています。誤差アダプタの特性が評価されれば、DUTの補正された測定値をVNAディスプレイに直接表示することができます。DUTの実際の S_{11A} を計算する式は以下ようになります。この式では、3つの反射誤差項とDUTの S_{11M} の測定値を使用しています。

$$S_{11A} = \frac{(S_{11M} - E_{df})}{E_{sf}(S_{11M} - E_{df}) + E_{rf}}$$

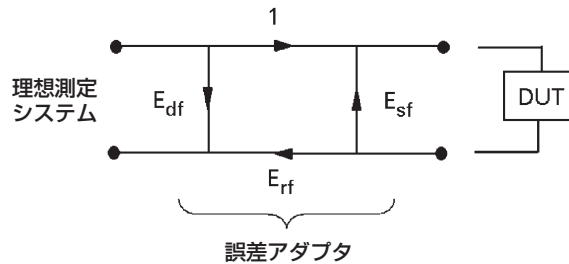


図16. 1ポート誤差アダプタ・モデルの信号フロー図

誤差アダプタの上記モデルを2ポート測定に拡張すると、順方向の測定値にはさらに3つの誤差項が存在することが分かります。ここでも、順方向測定をVNAのポート1から出力されるステイミュラス信号に関連する測定として定義します。加わる誤差項は E_{df} 、 E_{sf} 、 E_{xf} で、それぞれ順方向伝送、順方向負荷整合および順方向クロストークです。誤差項の総数は12になり、順方向が6つ、逆方向が6つです。2ポート誤差モデルの順方向誤差項のフロー図を図17に示します。この図には、DUTのSパラメータも示してあります。この順方向誤差モデルは、DUTの実際のS11とS21の計算に使用します。実際のS12とS22の計算は、逆方向誤差項を使用して行います。逆方向の誤差モデルは図17と同じで、順方向項をすべて逆方向項に置き換えたものです⁸。

誤差項を変更してフィクスチャの誤差を含める

順方向誤差モデルを検討してDUTの前後にテスト・フィクスチャを挿入すると、フィクスチャ項を含む新しいフロー・グラフ・モデルができます。図18は、元の順方向校正項にフィクスチャ誤差項をカスケード接続したものです。この図には、2組の誤差項を組み合わせることで1組の新しい順方向誤差項ができることも示してあります。新しい誤差項はダッシュのついた変数で表しています。同じことが逆方向誤差モデルにも当てはまります。テスト機器のシステムマッチング誤差とテスト・フィクスチャの誤差の両方をVNAにより補正するためには、合成誤差モデルも従来の12ターム誤差モデルの形でなければならないことに注意してください。これには、フロー図の左側の順方向伝送項に1の値を使用することも含まれます⁹。

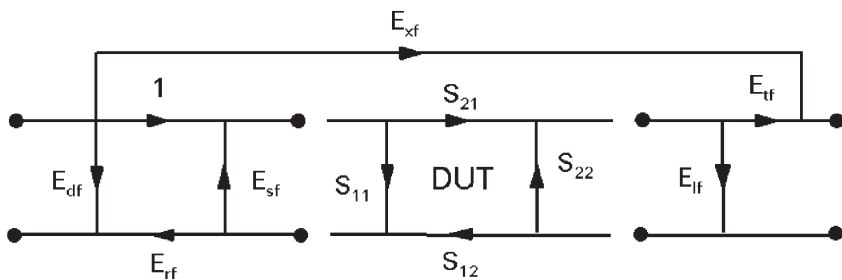


図17. 順方向2ポート誤差項の信号フロー図

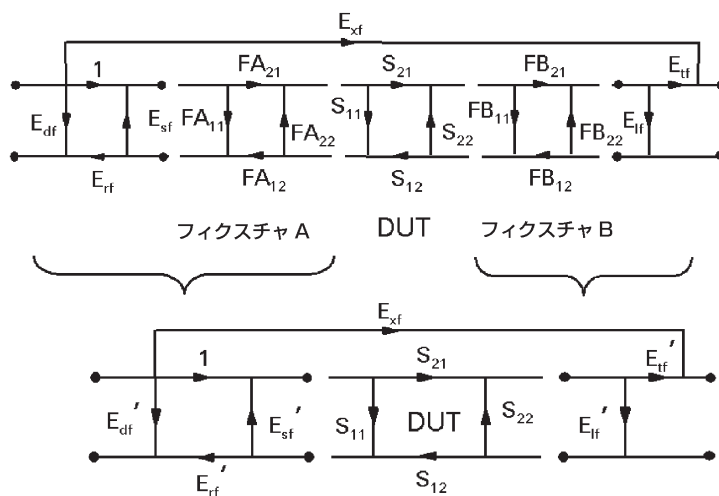


図18. 順方向2ポート誤差項と組み合わせたテスト・フィクスチャのSパラメータの信号フロー図

変更した誤差項を再ノーマライズすると、測定器とフィクスチャの合成誤差を表すために用いる1組の式が得られます。これらの項をアナライザの誤差補正アルゴリズムに入力すると、表示される測定値がデバイス面におけるDUTの測定値のみになります。テスト・フィクスチャの影響は測定値からディエンベディングされます。

$$\begin{aligned}
 E_{df}' &= E_{df} + \frac{(E_{sf}FA_{11})}{(1-E_{sf}FA_{11})} & E_{dr}' &= E_{dr} + \frac{(E_{sr}FB_{22})}{(1-E_{sr}FB_{22})} \\
 E_{sf}' &= FA_{22} + \frac{(E_{sr}FA_{12}FA_{21})}{(1-E_{sf}FA_{11})} & E_{sr}' &= FB_{11} + \frac{(E_{sr}FB_{12}FB_{21})}{(1-E_{sr}FB_{22})} \\
 E_{df}' &= \frac{(E_{sf}FA_{12}FA_{21})}{(1-E_{sf}FA_{11})^2} & E_{sr}' &= \frac{(E_{sr}FB_{12}FB_{21})}{(1-E_{sr}FB_{22})^2} \\
 E_{yf}' &= FB_{11} + \frac{(E_{yf}FB_{12}FB_{21})}{(1-E_{yf}FB_{22})} & E_{yr}' &= FA_{22} + \frac{(E_{yr}FA_{12}FA_{21})}{(1-E_{yr}FA_{11})} \\
 E_{yf}' &= \frac{(E_{yf}FA_{21}FB_{21})}{((1-E_{yf}FB_{22})(1-E_{sf}FA_{11}))} & E_{yr}' &= \frac{(E_{yr}FA_{12}FB_{12})}{((1-E_{yr}FA_{11})(1-E_{sr}FB_{22}))} \\
 E_{sf}' &= E_{sf} & E_{sr}' &= E_{sr}
 \end{aligned}$$

E_{df} =順方向(ポート1)方向性

E_{sf} =順方向(ポート1)ソース・マッチ

E_{rf} =順方向(ポート1)反射トラッキング

E_{xf} =順方向(ポート1)アイソレーション

E_{yf} =順方向(ポート1)ロード・マッチ

E_{tf} =順方向(ポート1)伝送トラッキング

E_{dr} =逆方向(ポート2)方向性

E_{sr} =逆方向(ポート2)ソース・マッチ

E_{rr} =逆方向(ポート2)反射トラッキング

E_{xr} =逆方向(ポート2)アイソレーション

E_{yr} =逆方向(ポート2)ロード・マッチ

E_{tr} =逆方向(ポート2)伝送トラッキング

FA_{11} =S11テスト・フィクスチャA(左側)

FA_{21} =S21テスト・フィクスチャA(左側)

FA_{12} =S12テスト・フィクスチャA(左側)

FA_{22} =S22テスト・フィクスチャA(左側)

FB_{11} =S11テスト・フィクスチャB(右側)

FB_{21} =S21テスト・フィクスチャB(右側)

FB_{12} =S12テスト・フィクスチャB(右側)

FB_{22} =S22テスト・フィクスチャB(右側)

式の中で変更されていない誤差項が2つあります。順方向および逆方向クロストーク誤差項の E_{xf} と E_{xr} です。ここで、テスト・フィクスチャでの漏れ信号は、測定器内部のアイソレーション誤差項よりも低いものとします。場合によってはこの仮定が当てはまらないことがあり、特にマイクロストリップ伝送ラインのあるテスト・フィクスチャを使用する場合にこのことが言えます。多くの場合、フィクスチャ内の放射によって測定器の2つのテスト・ポート間のアイソレーションは低下します。アイソレーション項をモデル化する前に、この項によってDUTの測定値に大きな誤差が生じるかどうかを見極める必要があります。測定するDUTに10dBの挿入損失(S21)があり、フィクスチャのアイソレーションが60dBであれば、これらの2つの信号の差は50dBとなり、S21の測定値に加わる誤差は0.03dBおよび0.2度未満です。DUT測定にテスト・フィクスチャまたは測定器のアイソレーションのオーダの非常に大きな挿入損失がなければ、クロストーク誤差項を変更しないで使用することができ、また多くの場合VNA校正からクロストーク誤差項の両方を省略できます。

DUTに非常に大きな挿入損失がある場合は、ディエンベディング・モデルにフィクスチャのアイソレーション項を含める必要があるでしょう。2つの終端をテスト・フィクスチャ内に配置し、フィクスチャの漏れまたはアイソレーションを測定することでこの項を測定できます。

VNAでのディエンベディング・ステップ

ディエンベディング・プロセスでは、最初にDUTの両側に配置したフィクスチャのモデル作成します。このモデルの精度が、DUTのディエンベディングされた測定の精度に直接影響します。

次のステップでは、SOLT (Short, Open, Load, Thru) またはTRL (Thru, Reflection, Line) などの任意の校正タイプを使用して、VNAに対して標準同軸2ポート校正を実行します。この方法では、従来の12ターム誤差モデルを用いるため、3個または4個のレシーバを用いるネットワーク・アナライザを使用することができます。次に、この校正内容がアナライザのメモリに保存されます。この同じディエンベディング方法を、最初の3つの誤差項、すなわちポート1測定のエ_{dr}、E_{sr}、E_{tr}だけを変更することで1ポート・デバイスに応用できます。

フル2ポート校正を用いると、12の誤差項がコンピュータ・プログラムにダウンロードされ、各サイドのテスト・フィクスチャのモデルを使用して変更されます。次に、変更された12の誤差項がアナライザの校正メモリに戻されます。この時点で、VNAはDUTのディエンベディングされた応答を表示します。4つのSパラメータのすべてをテスト・フィクスチャの影響なくリアルタイムで表示することができます。

E8358A PNAシリーズ・ネットワーク・アナライザの自動化機能を使用すれば、この方法を外部コンピュータを使用しないで容易に実行することができます。ネットワーク・アナライザは、PCベースでWindows® 2000オペレーティング・システムを搭載しています。フロッピー・ドライブ、内蔵LANインピーダンスまたはUSB互換デバイスを使用してフィクスチャ・モデルをアナライザにダウンロードできます。

フィクスチャをディエンベディングすると校正誤差係数にどのような影響があるかを見るため、方向性誤差項を調べてみます。図19は、E8358A PNAシリーズ・ネットワーク・アナライザの順方向方向性誤差項を示したものです。下のトレースは、標準3.5mm同軸校正キットを使用した場合の方向性誤差です。上のトレースは、同じ項を変更して同軸・マイクロストリップ・テスト・フィクスチャの影響をディエンベディングしたものです。方向性は、テスト・ポートに良い終端を配置した場合にレシーバ入力に現れる漏れ信号の合計なので、一般的にこの誤差項の不確かさが、良く整合のとれたDUTの反射測定に影響します。この例では、ディエンベディングを実行しなければ、テスト・フィクスチャによりリターン・ロスの測定機能がフィクスチャの生パフォーマンスにまで、この場合は約15dBまで低下します。

測定例として、マイクロストリップ・テスト・フィクスチャに取り付けた表面実装増幅器のリターン・ロスと利得を測定してみます。標準2ポート同軸校正を使用してアナライザを校正した場合の測定結果と、同軸・マイクロストリップ・フィクスチャのモデルを使用してテスト・フィクスチャをディエンベディングした場合の測定結果を比較します。図20は、2GHzの帯域幅で測定した増幅器のS11です。標準同軸校正を使用した場合は、測定されたS11から、応答に過剰なリップルがあることが分かりますが、これはテスト・フィクスチャと表面実装増幅器の不整合による相互作用が原因です。測定値からテスト・フィクスチャをディエンベディングすると、表示される増幅器の実際のパフォーマンスは、周波数の関数としてのリニアな動作になります。

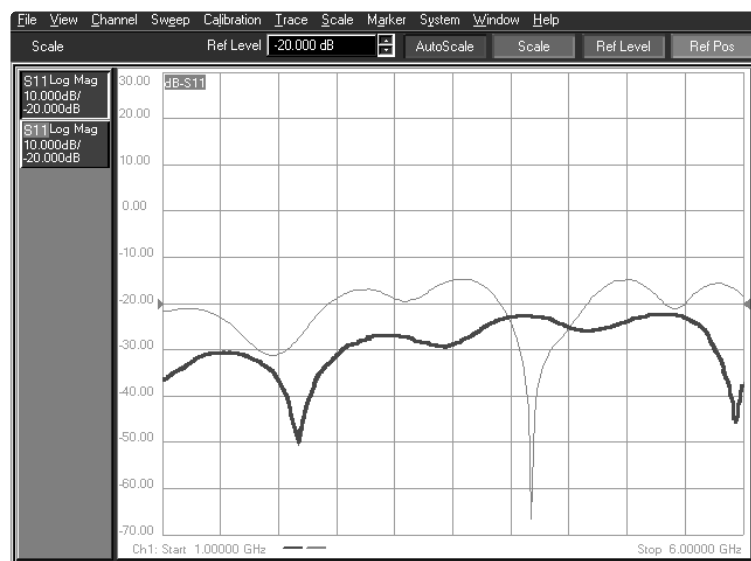


図19. 標準同軸校正を使用した場合の順方向方向性誤差項(1) (下のトレース)とこれを変更して同軸・マイクロストリップ・テスト・フィクスチャのディエンベディングの影響を含めたもの(2) (上のトレース)

テスト・フィクスチャのディエンベディングの影響がある状態とない状態で測定したS21も調べてみます。図21は、2~4GHz帯域で測定した利得応答です。S11応答とよく似ていますが、標準同軸校正を使用した測定ではS21応答に余分なリップルがあります。測定にフィクスチャの挿入損失が含まれるため、全体の利得も約0.5dB低下しています。フィクスチャをディエンベディングすると、測定される増幅器利得は増加し、周波数帯域全体でリップルも低くなります。



図20. 測定した表面実装増幅器のS11。大きなリップルのあるトレースは標準同軸校正を使用した場合の応答です。リニア・トレースはディエンベディングを行った場合の応答です。

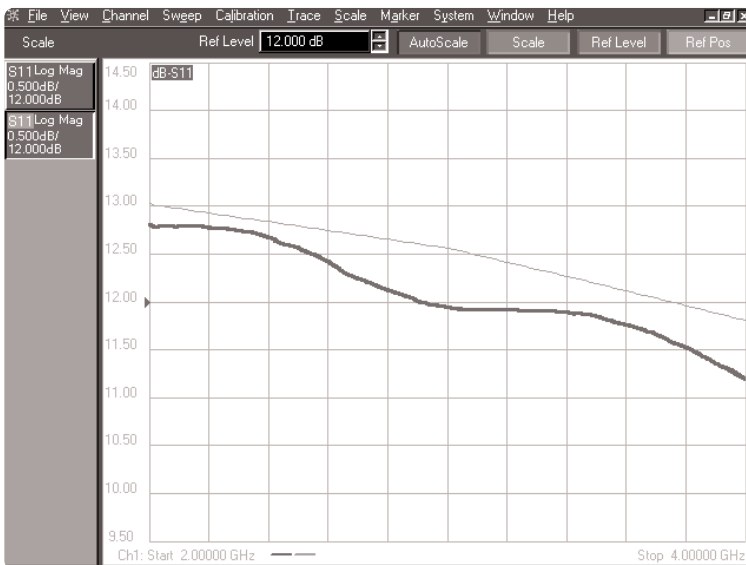


図21. 測定した表面実装増幅器のS21。下のトレースは標準同軸校正を使用した場合の応答で、上のトレースはディエンベディングを行った場合の応答です。

仮想ネットワークのエンベディング

ディエンベディング・プロセスは、VNAの校正面または測定面とDUT面の間に配置された物理的ネットワークの影響を取り除くために使用します。逆に、同じ方法を使って、同じ2つの面の間に“仮想”ネットワークを挿入することもできます。これにより、実際には存在しない大きなシステム内にDUTが配置されているものとして、ユーザがDUTを測定することが可能になります。多くの場合、デバイスはまず単純な回路でチューニングされ、その後で大きなネットワーク・アセンブリの中に配置します。DUTとネットワークの間の相互作用のために、通常は2回目のデバイスのチューニングが必要となります。現在では本書で説明するディエンベディング・プロセスを使用して、大きなネットワーク・アセンブリをVNA測定にエンベディングできるようになりました。このため、仮想ネットワークの影響を含めたDUTのリアルタイム測定が可能です。新たに必要となるステップは、エンベディングする仮想ネットワークのアンチネットワーク・モデルを作成することだけです。

アンチネットワークとは、別の2ポート・ネットワークにカスケード接続すると単位ネットワークになる2ポート・ネットワークと定義されています。図22はカスケード接続したネットワーク $[S]$ と $[S^A]$ で、それぞれ元のネットワークとアンチネットワークを表します。これら2つのネットワークをカスケード接続すると、無反射で無損失の理想ネットワークができます。これら2つのネットワーク $[S]$ と $[S^A]$ を測定面とDUT面の間に挿入すると、測定されるDUTのSパラメータに差はありません。ネットワークをディエンベディングするプロセスでは、測定面がDUT面に近づきます。逆に、ネットワークをエンベディングするプロセスでは、測定面がデバイス面から遠ざかります(図23)。したがって、アンチネットワーク $[S^A]$ により測定面をDUTに近づけること(ディエンベディング)は、ネットワーク $[S]$ により測定面をDUTから遠ざけること(エンベディング)と同じです。

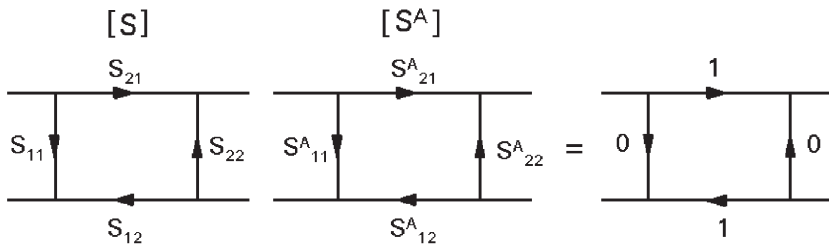


図22. ネットワークおよびアンチネットワーク表現を使用した単位行列の定義

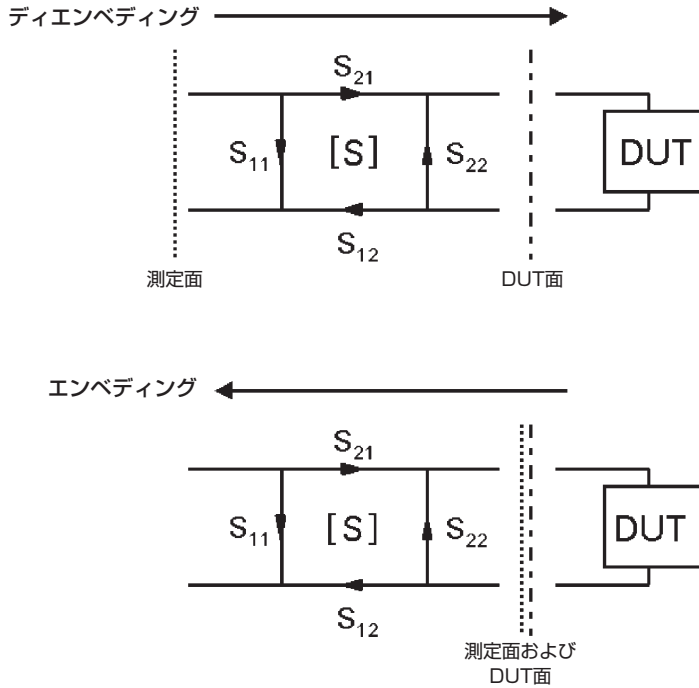


図23. 2ポート・ネットワークのディエンベディングとエンベディングにおける測定面の移動を示す図

ネットワークをエンベディングするためには、最初にアンチネットワークを計算して、前に作成した同じディエンベディング・アルゴリズムを適用する必要があります。アンチ・ネットワークの計算式は以下のとおりです。

$$S^{A}_{11} = \frac{S_{11}}{(S_{11}S_{22} - S_{21}S_{12})} \quad S^{A}_{12} = \frac{(1 - S_{22}S^{A}_{11})}{S_{12}}$$

$$S^{A}_{21} = \frac{(1 - S_{22}S^{A}_{11})}{S_{21}} \quad S^{A}_{22} = \frac{(S^{A}_{12}S^{A}_{21}S_{22})}{(S_{22}S^{A}_{11} - 1)}$$

測定される応答への仮想ネットワークのエンベディングの例として、表面実装増幅器とこの増幅器の後に配置した仮想バンドパス・フィルタ・ネットワークを測定してみます。図24は、フィルタ・ネットワークをエンベディングする前後で測定した応答です。上のトレースは、増幅器のみで測定した利得です。この場合、増幅器の利得は2GHz帯域幅全体ではほぼフラットになっています。下のトレースは、増幅器とエンベディングしたフィルタ・ネットワークの応答です。この場合には、測定した利得が変化してバンドパス・フィルタ・ネットワークの影響が含まれています。仮想フィルタをVNAの誤差項にエンベディングすることで、実際の測定の物理的部分ではないフィルタのモデルを使用して増幅器の利得を最適化することができます。

まとめ

本書では、Sパラメータ・ネットワークを被測定デバイスにディエンベディングおよびエンベディングする方法を説明しました。ベクトル・ネットワーク・アナライザのエラー補正アルゴリズムを使用すれば、エラー係数を変更して、2ポート・ネットワークをディエンベディングまたはエンベディングするプロセスを直接アナライザからリアルタイムで行うことができます。

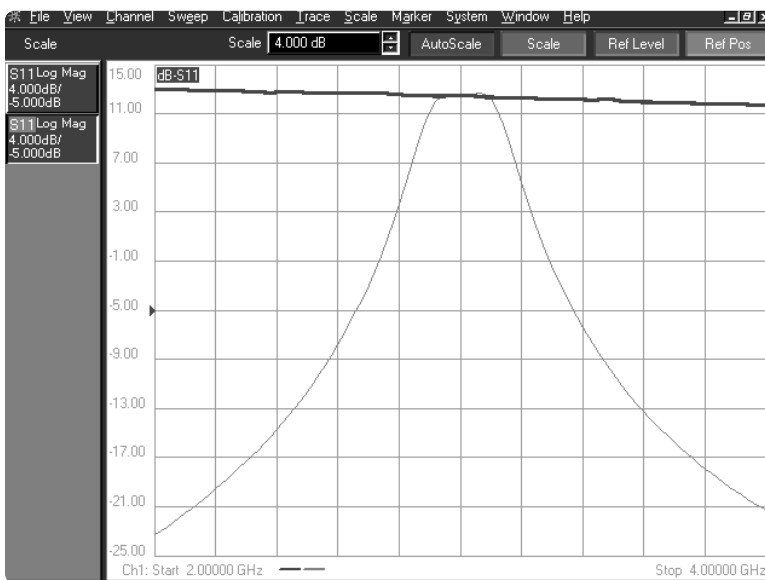


図24. 仮想バンドパス・フィルタ・ネットワークを表面実装増幅器の測定にエンベディングした場合の影響を示すS21の測定値。上のトレースは、増幅器のみで測定した応答です。下のトレースは、エンベディングしたフィルタ・ネットワークを含む応答です。

付録A： SおよびTパラメータ行列の関係

2ポート・ネットワークのTパラメータを求めるには、従属波はネットワークのポート1に関連し、独立波はポート2の関数となるように入射波と反射波を調整する必要があります(図A1を参照)。この定義は、1つのネットワークの出力波が次のネットワークの入力波と同一の複数の2ポート・ネットワークをカスケード接続する場合に便利です。これにより、2ポート・ネットワークの特性ブロックで単純な行列の掛け算を行うことが可能になります。



$$\begin{bmatrix} b_1 \\ a_1 \end{bmatrix} = \begin{bmatrix} T_{11} & T_{12} \\ T_{21} & T_{22} \end{bmatrix} \begin{bmatrix} a_2 \\ b_2 \end{bmatrix}$$

図A1. 2ポートTパラメータ・ネットワークの定義

TパラメータとSパラメータの間の数学的關係は図A2のとおりです。

$$\begin{bmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{bmatrix} = \begin{bmatrix} \frac{T_{12}}{T_{22}} & \frac{T_{11}T_{22} - T_{12}T_{21}}{T_{22}} \\ \frac{1}{T_{22}} & -\frac{T_{21}}{T_{22}} \end{bmatrix}$$

$$\begin{bmatrix} T_{11} & T_{12} \\ T_{21} & T_{22} \end{bmatrix} = \begin{bmatrix} -\frac{S_{11}S_{22} - S_{12}S_{21}}{S_{21}} & \frac{S_{11}}{S_{21}} \\ -\frac{S_{22}}{S_{21}} & \frac{1}{S_{21}} \end{bmatrix}$$

図A2. TパラメータとSパラメータの関係

参考文献

- 1) Edwards, T.C. 『Foundations of Microstrip Circuit Design』 John Wiley & Sons、1981年
- 2) 『ベクトル・ネットワーク・アナライザを使用したインフィクスチャ測定 Agilent Application Note 1287-9』 1999年5月
- 3) 『Use Agilent EEsof and a Vector Network Analyzer to Simply Fixture Deembedding Agilent White Paper』 カタログ番号5968-7845E、1999年10月
- 4) 『S Parameter Design Hewlett-Packard Application Note 154』 1972年4月(最新版については、同書を参照)
- 5) 『ベクトル・ネットワーク解析の基礎 Agilent Application Note 1287-1』 1997年5月
- 6) Hunton, J.K. 『Analysis of Microwave Measurement Techniques by Means of Signal Flow Graphs』 IRE Transactions on Microwave Theory and Techniques、1960年3月、IEEE MTT Microwave Digital Archiveで入手可能、IEEE Product Number JP-17-0-0-C-0
- 7) 『Specifying Calibration Standards For The Agilent 8510 Network Analyzer Product Note 8510-5A』 2000年7月
- 8) 『ネットワークアナライザ測定に対する誤差補正の適用 Agilent Application Note 1287-3』 1999年4月
- 9) Elmore, G. 『De-embedded Measurements Using the 8510 Microwave Network Analyzer』 Hewlett-Packard RF & Microwave Symposium、1985年

サポート、サービス、およびアシスタンス

アジレント・テクノロジーが、サービスおよびサポートにおいてお約束できることは明確です。リスクを最小限に抑え、さまざまな問題の解決を図りながら、お客様の利益を最大限に高めることにあります。アジレント・テクノロジーは、お客様が納得できる計測機能の提供、お客様のニーズに応じたサポート体制の確立に努めています。アジレント・テクノロジーの多種多様なサポート・リソースとサービスを利用すれば、用途に合ったアジレント・テクノロジーの製品を選択し、製品を十分に活用することができます。アジレント・テクノロジーのすべての測定器およびシステムには、グローバル保証が付いています。製品の製造終了後、最低5年間はサポートを提供します。アジレント・テクノロジーのサポート政策全体を貫く2つの理念が、「アジレント・テクノロジーのプロミス」と「お客様のアドバンテージ」です。

アジレント・テクノロジーのプロミス

お客様が新たに製品の購入をお考えの時、アジレント・テクノロジーの経験豊富なテスト・エンジニアが現実的な性能や実用的な製品の推奨を含む製品情報をお届けします。お客様がアジレント・テクノロジーの製品をお使いになる時、アジレント・テクノロジーは製品が約束どおりの性能を発揮することを保証します。それらは以下のようなことです。

- 機器が正しく動作するか動作確認を行います。
- 機器操作のサポートを行います。
- データシートに載っている基本的な測定に係わるアシストを提供します。
- セルフヘルプ・ツールの提供。
- 世界中のアジレント・テクノロジー・サービス・センタでサービスが受けられるグローバル保証。

お客様のアドバンテージ

お客様は、アジレント・テクノロジーが提供する多様な専門的テストおよび測定サービスを利用することができます。こうしたサービスは、お客様それぞれの技術的ニーズおよびビジネス・ニーズに応じて購入することが可能です。お客様は、設計、システム統合、プロジェクト管理、その他の専門的なサービスのほか、校正、追加料金によるアップグレード、保証期間終了後の修理、オンサイトの教育およびトレーニングなどのサービスを購入することにより、問題を効率良く解決して、市場のきびしい競争に勝ち抜くことができます。世界各地の経験豊富なアジレント・テクノロジーのエンジニアが、お客様の生産性の向上、設備投資の回収率の最大化、製品の測定精度の維持をお手伝いします。



電子計測UPDATE

www.agilent.co.jp/find/emailupdates-Japan

Agilentからの最新情報を記載した電子メールを無料でお送りします。

Agilent電子計測ソフトウェアおよびコネクティビティ

Agilentの電子計測ソフトウェアおよびコネクティビティ製品、ソリューション、デベロッパ・ネットワークは、PC標準に基づくツールによって測定器とコンピュータとの接続時間を短縮し、本来の仕事に集中することを可能にします。詳細についてはwww.agilent.co.jp/find/jpconnectivityを参照してください。

Windows®およびMS Windows®は、Microsoft Corpの米国における登録商標です。

アジレント・テクノロジー株式会社

本社 〒192-8510 東京都八王子市高倉町9-1

計測お客様窓口

受付時間 9:00-19:00

(12:00-13:00もお受けしています。土・日・祭日を除く)

FAX、E-mail、Webは24時間受け付けています。

TEL ■■■ 0120-421-345
(0426-56-7832)

FAX ■■■ 0120-421-678
(0426-56-7840)

Email contact_japan@agilent.com

電子計測ホームページ

www.agilent.co.jp/find/tm

- 記載事項は変更になる場合があります。
ご発注の際はご確認ください。

Copyright 2004

アジレント・テクノロジー株式会社



Agilent Technologies

January 19, 2004

5980-2784JA

0000-00DEP