

キーサイト・テクノロジー

電子戦用信号作成：テクノロジーと手法

Application Note

## はじめに

電子戦(EW)システムの生産性と効率を改善するには、正確かつ高い再現性でEW環境を再現できるテスト信号の作成が必要です。特に現実的なテストのために、マルチエミッタ環境のシミュレーションが不可欠です。

現時点では、このようなマルチエミッタ環境のシミュレーションには、大規模で複雑なカスタム・システムが必要であり、システムの品質保証や検証の段階でのみ用いられており、研究開発段階でエンジニアが広く利用できるものではありません。このため、最適化や品質保証準備の作業に携わるデザイナーは、同様の作業を担当するワイヤレス・エンジニアに比べて不利な立場にあります。この結果、性能の問題がデザイン・フェーズの後の方になって見つかることも多く、開発の遅れ、デザインのやり直し、ソリューションの最適化の不足につながる可能性があります。

このアプリケーション・ノートでは、EW信号/環境シミュレーションに利用できる技術の概要と、柔軟な高忠実度ソリューションに関する最新の成果について紹介します。例えば、D/Aコンバータ(DAC)の分野での最近の革新により、ダイレクト・デジタル・シンセシス(DDS)信号生成の帯域幅と信号品質が向上し、EWアプリケーションへの応用が現実的になりつつあります。また、アジャイル周波数/パワー制御の分野でのDDSソリューションやその他の革新について、デザイン・フェーズの生産性向上の観点から紹介します。

## マルチエミッタ環境の現実性と忠実度

EWシステムの検証は、現実的な信号環境でのテストに大きく依存します。EWテストの現実性を高めるには、高忠実度のエミッタを追加して密度を高める必要があります。エミッタの忠実度と密度に加えて、プラットフォーム、エミッタのスキャン・パターン、レシーバのアンテナ・モデル、到着方向、マルチパス、大気モデルにより、現実的な条件でのEWシステムのテスト能力を高めることができます。現代のEWシステムは、毎秒800万～1000万パルスの高密度環境で、正確な方向探知とパルス・パラメータ化を使用してエミッタを特定するように設計されています。

テストのコストと忠実度は指数関数的な関係にあるため、コストもテストの現実性と同じくらい重要です。テスト機器のコスト・パフォーマンスと機能の向上に伴い、飛行中ではなく地上(ラボまたは電波暗室)で実行できるEWテストが増えてきました。フライト・テストではテスト機能の範囲が広がりますが、非常にコストがかかる上、通常はプログラムのライフサイクルの後の方で行われるため、被試験システム(SUT)がテストに合格しなかった場合、期限の超過によるプログラムのリスクとコストの増加を招きます。ラボ環境の早い段階でできるだけ現実的なテストを行えば、テストの繰り返しによって問題を特定でき、早期に修正作業が行えます。

## マルチエミッタ環境のシミュレーションの課題

現代のスペクトラム環境には、無線機、無線デバイス、多数のレーダ脅威といった何千ものエミッタが含まれていて、バックグラウンド信号とノイズの境に毎秒何百万ものレーダ・パルスが存在しています。図1に、脅威の周波数スペクトラムの一般的な概要を示します。

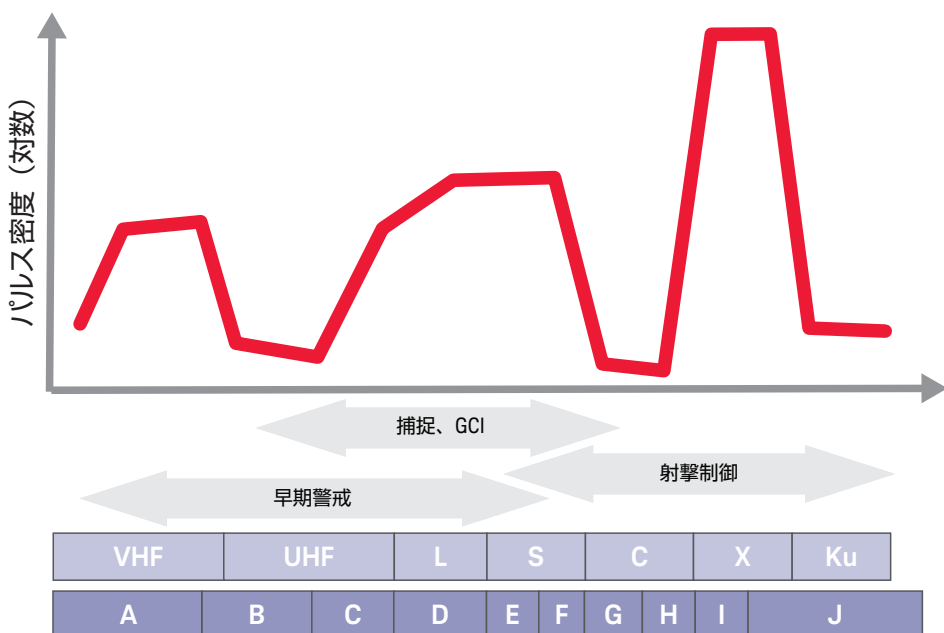


図1. 代表的な動作環境での脅威の密度と周波数バンドの関係。RF/マイクロ波環境の全体は、脅威と商用無線環境が組み合わさったものです。

このような環境のシミュレーションは、大変な作業になります。特にデザイン・フェーズでは、デザインの柔軟性と生産性に大きな影響を与えます。この状況は、通常の無線デザインとは大きく異なります。通常は、1台の信号発生器で必要な信号を出力し、必要ならもう1台の信号発生器で干渉や雑音を付加すればすみます。

EWデザインでは、環境の多要素性と密度、そして場合によっては帯域幅が非常に広いため、1台の信号源や少数の信号源で単一のエミッタや少数のエミッタをシミュレートするのは非現実的です。コスト、スペース、複雑性の点で、このような手法を採用することはできません。

現実的なソリューションとしては、1台の信号源で多数のエミッタをシミュレートし、必要な場合は複数の信号源(通常はそれぞれが多くのエミッタをシミュレートします)を使用することで、必要な信号密度を実現したり、到着角(AoA)といった特定の現象をシミュレートしたりすることになります。

複数の周波数の複数のエミッタをシミュレートできるかどうかは、パルス繰り返し周波数、エミッタのデューティ・サイクルと数、および信号源が周波数、振幅、変調を高速に切り替えられるかどうか依存します。

1台の信号発生器で複数のエミッタをシミュレートする際の制限要因の1つが、パルスの衝突です。図2と3に、パルス繰り返し周波数(PRF)が低い場合と高い場合のパルス衝突数の予測値を示します。

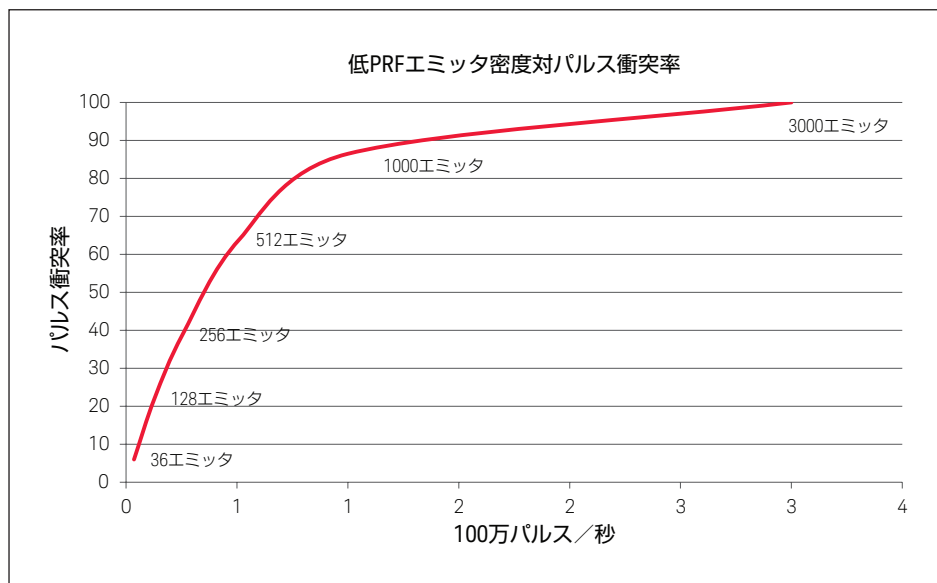


図2. エミッタの数が増えると、すべてのエミッタが低いPRFを使用している場合、パルス衝突の回数は増加します。

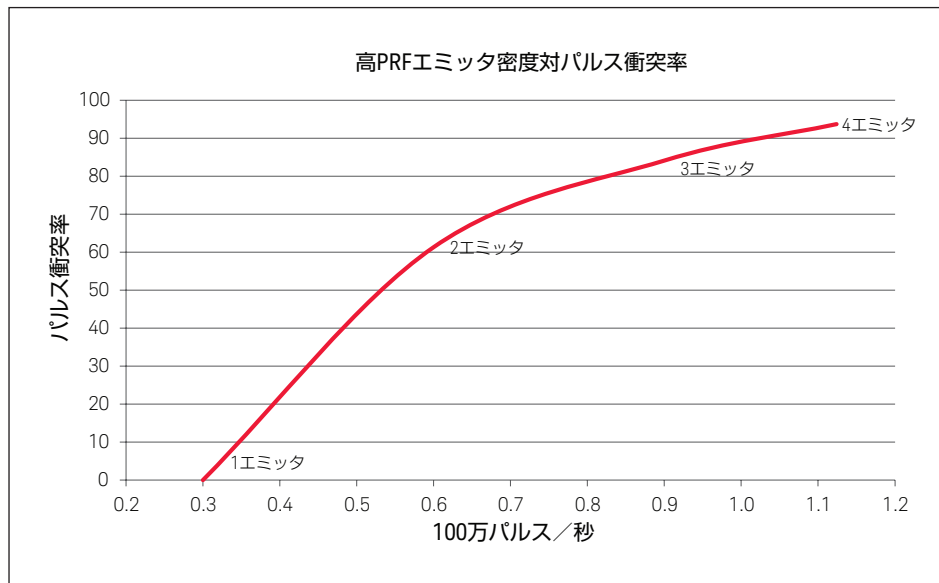


図3. PRFの高いエミッタをシミュレーションに追加すれば、パルス衝突の割合は急速に増加します。

信号源のアジリティは、複数のエミッタをシミュレートできるかどうかを決める1つの要素です。信号源の周波数と振幅のセトリング時間(どちらか長い方)が、1つのパルス・デスクリプタ・ワード(PDW)の再生から次のPDWの再生までの遷移時間を決めます。

1つの信号源の全パルス密度は、遷移時間と送信パルスの幅の和(図4に示すロックアウト時間パラメータ)によって制限されます。ロックアウト期間は当然できるだけ短い方がよいので、信号源のセトリング時間はなるべく短いことが望まれます。

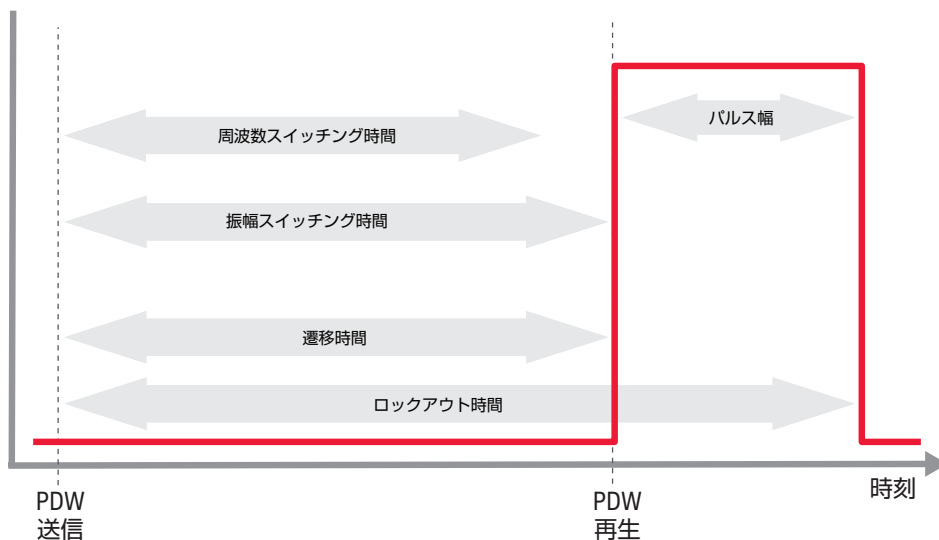


図4. 複数のエミッタをシミュレートできるかどうかは、PRFやパルス幅などのエミッタのパラメータだけでなく、エミッタのシンセサイズに使用する信号源の周波数/振幅の切り替え速度とセトリング時間にも依存します。信号源は、切り替え中はパルスを再生できません。また、パルス再生中は切り替えできません。さらにロックアウト期間中は、信号源を別の脅威のシミュレーションに使用することはできません。

高いパルス密度とパルスの重なるの可能性をシミュレートするために、複数の信号源を組み合わせることが必要になる場合があります。テスト構成に追加される信号源の数が多いほど、パルス密度を容易にシームレスに高めることができ、最終的にはシミュレーションの十分な現実性とコストとのトレードオフで選択することになります。

## テクノロジーの向上によるシステム統合の簡素化とコストの削減

シミュレートする脅威の数を増やしてパルス密度を高めるには、シミュレーション・チャンネルの周波数と振幅の切り替え速度が速くても、最終的には並列シミュレーション・チャンネルの数を増やす必要があります。これは、エミッタの数、エミッタのPRF、エミッタのデューティ・サイクルが増えるとともに、タイム・ドメインでのパルスの衝突が始まるからです<sup>1</sup>。タイム・ドメインで重なったパルスは、並列の信号発生器で再生するか、PDW優先方式に基づいて選択的に削除する必要があります。残念ながら、図5に示すように、高忠実度環境の現実性を上げるほど、システム・コストは膨大になってきます。

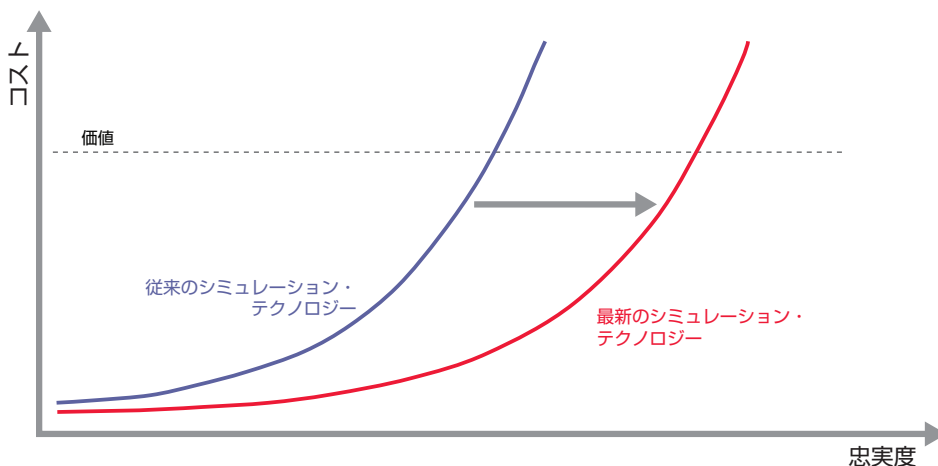


図5. シミュレーションの忠実度とコストは指数関数的に増加します。システム・インテグレータおよび評価者は、システム性能を保證できるコストと忠実度のレベルを判断する必要があります。新しいシミュレーション・テクノロジーにより、シミュレーションの現実性と忠実度をより低いコストで実現できるようになります。

以前は、シミュレーションは一般的に、信号生成、変調／パルス生成、減衰／増幅、位相シフトなどの各エミュレーション機能を担う個別のコンポーネントによって作成されていました。同じPDWが各機能コンポーネントに送信され、パルス単位で出力が作成されます。例えば、シンセサイザが出力周波数を生成し、別の変調器がパルス変調やAM/FM/PM変調を作成します。増幅器やアッテネータが信号の出力パワー・レベルを調整します。図6に、このシステム・トポロジーの例を示します。

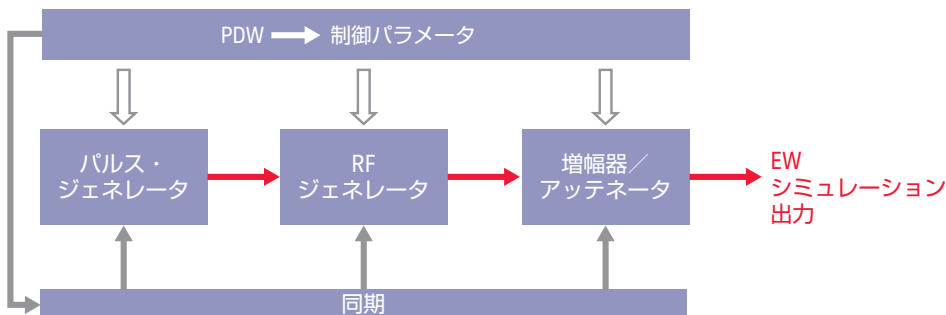


図6. 従来の方では、PDW制御パラメータが複数の機能要素に並列にパルス単位で送信され、必要な信号の作成や変更を実現します。この方法ではシステムが複雑になり、正確な同期が必要です。

1. Philip Kazserman, "Frequency of pulse coincidence given n radars of different pulse widths and PRFs", IEEE Trans. Aerospace and Electronic Systems, vol. AES-6, p. 657-662, 1970年9月

1つの出力チャンネルの作成に複数の機能コンポーネントが必要なため、時間同期が構成と操作における重要な問題となります。ロックアウト時間を最小化してパルス密度を最適化するには、さまざまなセトリング時間と遅延を詳細に評価する必要があります。

この方法を直接拡張することにより、図7に示すように、複数の協調動作するチャンネルを作成することができます。ただし、この方法で構成されたシステムは、専有面積が大きくなり、ラックスペースを多量に占有し、コストが急激に増加します。

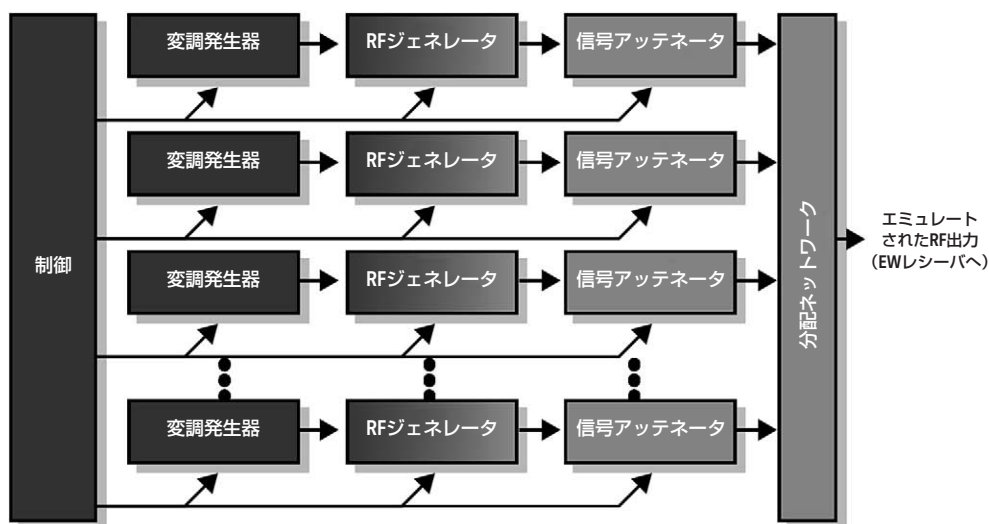


図7. 個別の機能要素を使用した信号作成方法は、容易に拡張してパルス密度の向上やより現実的な環境を作成できます。残念ながら、コストとスペースも急速に増加します<sup>1</sup>。

図7に示すコントローラは、周波数、振幅、パルス繰り返し周波数などのエミッタパラメータと、各チャンネルがPDWの実現に使用できるかどうかに基づいて、各チャンネルにPDWを配分します。1つのチャンネルは2つの異なるPDWのパラメータを同時には実行できないため、1つはバックアップチャンネルに回されるか、優先度に基づいて削除される可能性があります。

最終的に、EWレシーバは毎秒800万～1000万個のパルス进行处理する必要があります。ここでは、ほとんどのパルス密度はXバンドで発生します。EWレシーバは、異なる角度から異なる周波数で到着するパルスを同時に処理する必要があります。シミュレーションの現実性を高めるには、タイム・ドメインで同時に発生するように作成されたパルスを目標とすべきです。

図7に示されているのはかなり高機能のシステムですが、システム要素の統合レベルはそれほど高くありません。アナログ/デジタル信号生成テクノロジーの進歩により、より高度な統合が可能になっており、さらにコスト効率とスペース効率の高いソリューションが実現されています。これについては、「EWテスト・ソリューションの統合の進展」のセクションを参照してください。シミュレーション制御の方法は、テストの目的に応じていくつかあります。

1. David Adamy, EW 101: A First Course in Electronic Warfare, Norwood, MA: Artech House, Inc., 2001年より許可を得て転載。© 2001 by Artech House, Inc.

## ハードウェア・イン・ザ・ループ・テストの制御

シミュレーション要素の統合度とシミュレーションの長さに応じて、シナリオはリスト・メモリから再生するか、低電圧差動信号(LVDS)などのデジタル・インタフェースでストリーミングすることができます。リスト・モードでは、シナリオのPDWをリスト・メモリから再生します。SUTに応じたアダプティブ(閉ループ)シミュレーションのためのリスト間のトリガ機能もあります。

例えば、SUTによる識別とジャミングに応じて、シミュレートされた脅威のモードを別のモードに切り替える必要がある場合があります。長いシナリオでシナリオを高速に切り替える場合、アジャイル・コントローラ・モードで動作している信号発生システムに、LVDS経由でPDWをストリーミングする方法があります。この場合、シミュレーション・ソフトウェアは、シミュレーションのキネマティック粒度に応じてPDWのバッチを作成し、必要な再生時刻の前にストリーミングします。

どちらの制御方法でも、目標となるのは、使用可能なシミュレーション・チャンネルの数と、シミュレートする脅威のパラメータに応じて、パルス密度を高めながらSUTにストレスを印加することです。パルス密度が増加すると、タイム・ドメインでのPDWの衝突が増え、再生のための信号生成チャンネルが不足するので、優先度に基づいてPDWを間引く必要があるかもしれません。

## 到着角(AoA)の作成

必要な忠実度と密度のエミッタを作成するのに加えて、EWシナリオのジオメトリとキネマティクスを一致させることも重要です。EWシステムへのレーダ脅威のAoAは、中心周波数やパルス繰り返し周波数などの他のパラメータに比べて変化の速度が遅いからです。

EWシステムは、AoAを測定し、振幅比較、差動ドップラ、干渉計測(位相差)、到着時間差(TDoA)を使用して距離を推定します。AoAを精密に測定できれば、レーダ脅威の位置を精密に特定できます。新しいスタンドオフ・ジャミング・システムは、正確なビーム・フォーミングが可能なアクティブ電子スキャン・アレイを使用して、脅威に向かうビームの拡散によるジャミング・パワーの損失を最小限に抑えています。さらに、改善されたAoA機能を持つEWレーザを使うことで、パルスのデインタリーブおよびソートの必要性が減ります。このため、AoAはテスト要件としての重要性が増しています。

### AoA作成の手法

従来、AoAの作成には、信号源と、SUTへのケーブル経路内に配置されたアナログ移相器、アッテネータ、ゲイン・ブロックの組み合わせが使用されていました。ケーブル経路内のアナログ部品は、スペースを取り、分解能が制限され、高価であるという問題がありました。

これに代わる方法として、信号源のアーキテクチャによっては、信号源同士を接続することで位相コヒーレント出力を作成し、SUTへの位相フロントの作成をより細かく制御することができます。同様に、信号源での振幅制御を使用して、SUT受信チャンネルで適切な振幅差を作り出すこともできます。

最新のテスト要件を満たすAoAの制御が可能かどうかは、信号源のアーキテクチャに依存します。最低でも、複数の信号源の局部発振器(LO)を相互にロックして、位相を共通化する機能が必要です。複数の信号源の間の位相とタイミングを正確に合わせるために、校正が必要になることもあります。

次の課題は、複数のチャンネルの位相または周波数の間に、再現性のあるわずかな差を正確に作り出すことです。DDSアーキテクチャの信号源を使えば、数値制御発振器でAoAをデジタル制御できます。DDS信号源の位相調整は、基準クロックを共有することで実現できます。確度と再現性を実現するための校正は、テーブルにアップロードしてリアルタイムで適用できます。



## EWテスト用の信号源テクノロジーの概要

EW信号生成システムの特性とトレードオフは、コアとなるシンセサイザと発振器のテクノロジーによって主に決まります。EWエンジニアにとって最も重要な選択に必要な知識を提供するために、ここでは現在利用可能な3つの主要テクノロジーについて説明します。

- ダイレクト・アナログ・シンセシス(DAS)
- フェーズ・ロック・ループまたはインダイレクト・アナログ・シンセシス(PLL、フラクショナルNが一般的)
- ダイレクト・デジタル・シンセシス(DDS)

### 信号源の一般要件

EWシステムのテストに使用する信号源は、広帯域である必要があります。従来必要とされてきた周波数レンジは、0.5 ~ 18 GHzです。近年、周波数要件は大幅に拡大し、DC近辺から40 GHzまでに広がりました。これにより、システムの1つの出力チャンネルで、早期警戒レーダ、射撃制御レーダ、ミサイル探知レーダをシミュレートできます。

広い周波数範囲に加えて、EWテスト用の信号源は、異なる周波数バンドで異なるモードで動作する複数のレーダをシミュレートするために、周波数と振幅の切り替えが高速であることが必要です。

### PLLとフラクショナルNシンセシス

#### インダイレクト・シンセシス

今日のほとんどの汎用信号源はPLLにベースにし、電圧制御またはYIGチューンド発振器などの広帯域発振器が、フェーズ・ロック・ループ(PLL)内の安定した基準にロックされます。PLLは、出力の位相雑音とスプリアス信号を低減して、信号品質を向上させます。広い周波数レンジと高い周波数分解能を両立させるために、PLLベースの信号源は、加算ループとステップ・ループの組み合わせ、または正確な分数分割機能を持つ1つのループを使用して構成されています。このようなフラクショナルN PLLは、優れた信号品質と高い周波数分解能をコスト効率の高いループ構成で実現でき、汎用の信号源として優れています。

残念ながら、PLLでは制御ループのフィルタリングが必要なので、セトリング時間(ループ応答時間)がかなり長くなります。このため、シンセサイザの高速な周波数切り替えは困難です。これらの信号源は遷移時間が比較的に長いので、周波数範囲の広さと周波数分解能の点で要件を満たしていても、1つのチャンネルで複数のレーダ脅威をシミュレートする能力は制限されます。また、位相再現性のある切り替えも実現できません。

## ダイレクト・アナログ・シンセシス

一般的に、ダイレクト・アナログ・シンセサイザは、同一の水晶発振器基準から乗算あるいは除算した複数の安定した周波数基準を使用します。これらの周波数基準（およびその高調波）を信号経路にスイッチでつなぎ、乗算、除算、加算、減算することにより、高い周波数分解能を高速に実現できます。基準の周波数は、必要な乗算ステージの数が少なくなるように選択されています。このため、周波数を上げていっても位相雑音はそれほど増加しません。除算により周波数を下げる場合、位相雑音は減少します。

DAS法で用いられるスイッチや算術演算器は非常に高速に動作し、ループ・フィルタが必要なため、この種のシンセサイザはきわめて速い周波数アジリティを実現できます。このため、EWテスト・ソリューションのアーキテクチャとして広く用いられてきました。

しかし、DASテクノロジーにはいくつかの欠点があります。第1に、必要な周波数分解能を実現するために、多くのステージが必要です。乗算、除算、ミキシングのステージを並列および直列にスイッチングするためには、PLLよりも多くのハードウェアが必要であり、一般的に信頼性の低下につながります。第2に、各ステージからの回路雑音が累積され、位相雑音がステージを経るごとに乗算されます。最後に、各ステージにコンポーネントが必要なため、サイズ、重量、コストの増加につながります。

EWアプリケーションにとっての利点として、DASは位相再現性が制限された周波数スイッチングよりも優れています。ただし、すべての周波数が通常同じ基準から得られるとはいえ、分周器の曖昧さのために、通常は完全な位相コヒーレント・スイッチングは実現できません。

## DDSがEWアプリケーションのニーズを満たすように進化

DDS法はDAC回路に基づいたもので、EW信号シミュレーションのニーズには本来適しています。ただし最近まで、高速なサンプリング・レートと高い純度という必要な組み合わせを満たすDACが存在しませんでした。

高速なサンプリング・レートは、きわめて広い帯域幅の出力を発生するために必要です。これは、必要な出力周波数を最小限の乗算ステージで実現できるようにするためです。多くの乗算ステージを使用したり、使用するDACの純度が不足していたりすると、EWシンセサイザの有効スプリアス・フリー・ダイナミック・レンジ(SFDR)が低下します。概念的には、DDSは信号発生器として最も単純なもの1つです。周波数チューニング可能なDDSでは、数値制御発振器からのデータがDACによってアナログに変換され、ローパス・フィルタに通すことでイメージ周波数と高調波が除去されます。図8に、DDSの主な要素のブロック図を示します。

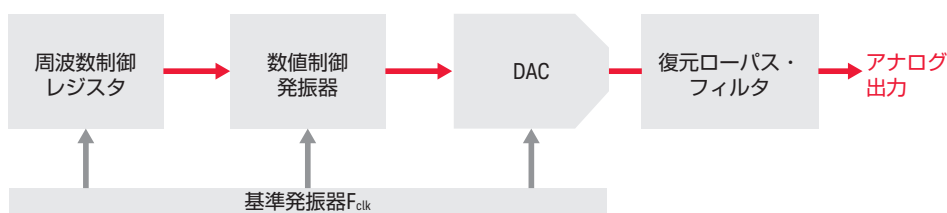


図8. ダイレクト・デジタル・シンセサイザの主な機能ブロック。

数値制御発振器自体は、図9に示すように、位相アキュムレータ(PA)と位相振幅コンバータ(PAC)の2つの要素から構成されています。最近のDDSでは、これらはフィールド・プログラマブル・ゲート・アレイ(FPGA)または専用ICによって実装されています。

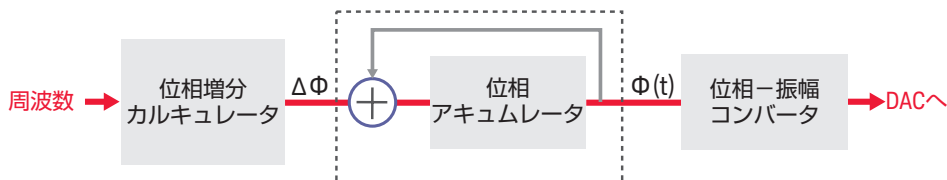


図9. 数値制御発振器の機能ブロック図。

周波数シンセシスでは、周波数制御ワード(デルタ位相)がデジタル基準クロックとともに位相アキュムレータに送られます。各クロック・サイクルにおいて、このデルタ位相が位相アキュムレータ内で高い精度で加算されます。アキュムレータで作成された位相値は、位相-振幅コンバータで正弦波振幅に変換されます。デジタル正弦波はDACに送られ、以下のDDSチューニング式で与えられる周波数で出力されます。ここでNは、周波数制御ワードのビット数です<sup>1</sup>。

$$f_{\text{out}} = \frac{\Delta\text{phase}}{2^N} f_{\text{clk}}$$

この式からわかるのは、出力周波数を高めるにはDACクロック周波数を上げる必要があり、分解能は周波数制御ワードと位相アキュムレータのビット数で制御されることです。数値制御発振器は、基準クロックの分周器として働き、位相レジスタおよび周波数制御ワードのビット深度に基づいて、高い分解能の周波数を実現します。新しい周波数への遷移は、1クロック・サイクルで行われます。

1. David Buchanan, "Choosing DACs for direct digital synthesis", Analog Devices Application Note 237、次の場所で入手可能：  
<http://application-notes.digchip.com/013/13-14876.pdf>

## DDSの利点

新しいKeysight UXGアジャイル信号発生器は、キーサイト独自のDACによって実現されたDDSテクノロジーを利用して、マルチエミッタ・シミュレーション用の信号を出力します。DDSは、EWアプリケーションにおいて、他のシンセシス・テクノロジーと比べて以下のような利点があります。

- きわめて小さい単位での周波数と位相のチューニングを1クロック・サイクルで実現できます。Keysight UXGでは、周波数分解能は1 Hz、位相分解能は1°未満です。フラクショナルN手法では $\mu\text{Hz}$ 単位の分解能を実現できますが、周波数変更にはPLLよりはるかに時間がかかります。DAS手法では周波数切り替えは高速ですが、周波数分解能はあまり高くありません。
- 位相連続性と位相再現性を持つ高速な周波数ホッピングにより、周波数が異なる複数のパルス・ドップラ・レーダを元の位相を維持しながらシミュレートできます。この位相制御とホッピング速度の組み合わせは、Keysight UXG独自のものです。DAS手法では、ホップ速度と周波数/位相再現性の組み合わせは限定された条件でのみ可能です。
- 変調がデジタル・ドメインで作成されるため、数値精度と再現性が得られます。

DDSには、この他にもEWエンジニアにとって多くの利点があります。多くのDDSは、デジタル変調器で振幅、周波数、位相変調を行い、数値制御発振器でデジタル変調信号を作成します。リニア周波数変調(LFM)チャープやBarkerコードも、数値制御発振器を使用して直接シンセサイズできます。チャープ帯域幅は、各乗算ステージの後のバンドパス・フィルタの帯域幅と、信号がバンドをまたがるかどうかにかかわらず依存します。

## DDSを使用したマイクロ波信号源のアーキテクチャ

最近のEWアプリケーションでは、高いアジリティと高い純度に加えて、40 GHzまでの周波数範囲が必要です。デジタル信号処理技術による数値信号作成は、かなり前からこれに必要な性能を備えていましたが、広帯域DACの性能がこの種のアプリケーションには不十分でした。きわめて広い帯域幅と高いクロック・レートに対応したDACは純度が十分でなく、信号純度が高くビット深度が大きいDACは低い周波数クロックと狭い帯域幅にしか対応していませんでした。

キーサイトの革新的なDACは、EWテスト・アプリケーションに適したDACおよびDDSです。このDACはRFアプリケーション向けに設計されていて、大きいビット深度と優れた純度(スプリアス・フリー・ダイナミック・レンジと位相雑音を含む)を備えています。DACの高いサンプリング・レートにより広帯域のDDSが実現され、マイクロ波周波数を少数の乗算ステージでシンセサイズできます。乗算ステージが少なくなることで、マイクロ波出力の位相雑音とスプリアス信号が低減されます。

また、EWテストでは、広範囲のパワー・レベルで信号振幅を精密に制御することが必要です。パワー・レベルの切り替えは周波数切り替えと同じ速度で行う必要があります。アッテネータのセトリングによる信号の歪みが生じないことが必要です。DACと同様に、このような要件に応えるために、キーサイトは新しいFETスイッチを開発しました。これにより、高いアジリティ、小さい歪み、120 dBの振幅レンジを備えた半導体アッテネータが実現されました。アッテネータのアジャイル振幅レンジは、0 dBm ~ 120 dBmの出力レンジの全範囲で80 dBを達成しています。

図10に、DACとFETスイッチング・テクノロジーの進化を利用した真のDDSベースのアジャイル・マイクロ波信号発生器のアーキテクチャを示します。

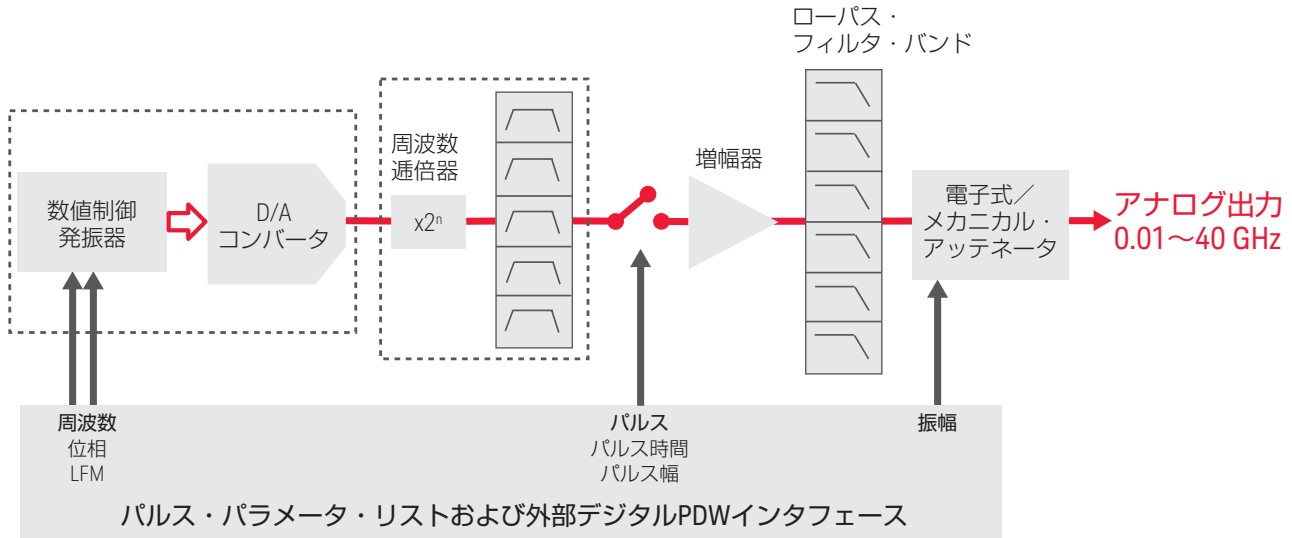


図10. DDSベースのアジャイル信号発生器(0.01 ~ 40 GHz)のブロック図。

スプリアスは乗算ステージを経るたびに増加するため、信号生成には、スプリアス出力がきわめて小さくなるように最適化されたDDSが使用されています。その後、必要なだけの通倍回路を使用して、最高40 GHzの信号を作成します。各乗算ステージでは、バンドパス・フィルタを使用して、乗算器からの不要な信号を除去します。

その後、FETベースのアジャイル・アッテネータを使用して、必要な出力レベルを実現します。このアッテネータは、周波数スイッチング速度に追従できるきわめて高速なセトリング性能を備えているため、信号源はスイッチング速度を低下させずに高精度の開ループ・パワー制御を実現できます。

## EWテスト・ソリューションの統合の進展

EWシミュレーション・ソリューションの一般的な傾向として、シミュレーション機能がRF/マイクロ波信号源に内蔵されるようになってきています。例えば、Keysight UXGアジャイル信号発生器は、パルス間変調、パルス変調、増幅／減衰ステージを高速周波数シンセサイザに統合しています。

高レベルの機能統合、DDSベースのアジャイル信号源、およびそれに対応するアジャイル・アッテネータを実現することで、UXGはEWテストのための以下のような重要な機能要件と性能要件を満たすことができます。

- 周波数、振幅、位相の高速な切り替えと、複数のエミッタの間的高速な遷移
- 最近のEWレーザのダイナミック・レンジに対応する広いダイナミック・レンジ
- 複数の脅威を正確なパワー・レベルでシミュレートし、振幅を周波数と同じ速度で切り替えるための、広帯域で正確なアジャイル振幅レンジ
- 複数チャネルの組み合わせ時にレーザの感度をテストするための低いノイズ・フロア
- 大きいオン／オフ比と歪みが小さい高速なセトリングを備えたパルス変調
- Barkerコードやリニア周波数変調などのパルス圧縮のためのパルス間変調機能
- マルチチャネル／マルチポート脅威シミュレーションへの拡張により、パルス密度や現実性の向上を容易に実現可能
- DC付近から40 GHzまでの広い周波数レンジにより、最新の脅威シミュレーションに対応可能
- 以前にLOとして使用されていた古い信号源との互換性のためのBCD周波数制御インターフェース
- 高速PDWストリーミングのためのLVDSインターフェース：EWシミュレーション信号源には、周波数の制御だけでなく、PDW全体を高速にストリーミングするための高速でフル機能のインターフェースが必要です

従来の分散型アーキテクチャ(図7に示したもの)では、アジャイルLOとパルス変調、周波数／位相変調、振幅制御などの機能との同期をどうするかが重大な問題でした。UXGのような統合型EWテスト・ソリューションでは、この同期はテスト機器自体によって自動的に行われます。ハードウェアとシステムの複雑さが軽減されるため、この統合型アプローチでは性能と信頼性の両方が向上します。

## まとめ

効果的なEWシミュレーションに必要な信号を作成するために、さまざまなシミュレーションが使用されてきました。これらのテクノロジーは、それぞれ異なる利点と問題を持っています。忠実度が高いソリューションはEW環境のきわめて現実的なシミュレーションを実現できますが、複雑さと価格の高さという欠点を抱えていました。

DACやFPGAなどのコアとなるハードウェアの革新により、従来のテスト機器と同様の信頼性を、シンプルなハードウェアで実現する新しいソリューションが現れてきました。このようなソリューションを利用すれば、コストとサイズを大幅に削減でき、高忠実度のEW環境シミュレーションをデザイン・プロセスの早い段階から利用できるようになります。デザインの最適化や検証準備の段階で現実的なEW環境シミュレーションを利用することにより、性能、速度、デザイン・プロセスを改善して、コスト全体を下げることができます。

myKeysight

**myKeysight**

[www.keysight.co.jp/find/mykeysight](http://www.keysight.co.jp/find/mykeysight)  
ご使用製品の管理に必要な情報を即座に手に入れることができます。



[www.lxistandard.org](http://www.lxistandard.org)

LXIは、Webへのアクセスを可能にするイーサネット・ベースのテスト・システム用インターフェースです。Keysightは、LXIコンソーシアムの設立メンバーです。



[www.keysight.com/quality](http://www.keysight.com/quality)

Keysight Technologies, Inc.  
DEKRA Certified ISO 9001:2008  
Quality Management System

契約販売店

[www.keysight.co.jp/find/channelpartners](http://www.keysight.co.jp/find/channelpartners)  
キーサイト契約販売店からもご購入頂けます。  
お気軽にお問い合わせください。

[www.keysight.co.jp/find/radar](http://www.keysight.co.jp/find/radar)

[www.keysight.co.jp/find/uxg](http://www.keysight.co.jp/find/uxg)

## キーサイト・テクノロジー合同会社

本社〒192-8550 東京都八王子市高倉町9-1

## 計測お客様窓口

受付時間 9:00-18:00 (土・日・祭日を除く)

TEL ■■■ 0120-421-345  
(042-656-7832)

FAX ■■■ 0120-421-678  
(042-656-7840)

Email contact [japan@keysight.com](mailto:japan@keysight.com)

電子計測ホームページ  
[www.keysight.co.jp](http://www.keysight.co.jp)

● 記載事項は変更になる場合があります。  
ご発注の際はご確認ください。