



PCIe 5.0

下一代的週邊元件互連

定義互連技術的下一個標準

PCI Express 5.0 代表了使用不歸零 (NRZ) 信令的最新 PCI 標準；將 PCIe 4.0 速度從 16 GT/s 倍增加到 32 GT/s。由於 PCISIG (PCI 特殊興趣小組，即控制 PCI Express 標準的機構) 已責成團隊於 2019 年底前完成 PCIe 5.0 規範，因此目前 PCIe 5.0 標準正緊鑼密鼓地開發中。

並聯 PCI 匯流排的最初目的是要擴充標準個人電腦的功能，而能夠加入網路卡、顯示卡及其他週邊介面。PCI Express 代表了一種高速、差動、串列的 I/O 技術版本，可與舊的 PCI 匯流排共用重要的根。不論如何，PCI 和 PCI Express 旨在追求低材料成本下的量產製造，以適用於 PC 板和連接器。PCI Express 標準以 2.5 GT/s、5 GT/s 及 8 GT/s 的速度，成功實現了此目標。但是，PCI Express 4.0 提供了 16 GT/s (該標準的最新速度增強特性)，已證明更加難以獲得 PC 業採用。此外，大多數電腦的一般主機板和 PC 通道都將在改用 PCI Express 5.0 的 32 GT/s 時面臨嚴峻挑戰。

然而，因有加快速度的需求，標準機構已定義了下一代的 PCI Express。PCIe 5.0 的目標是在盡可能短時間內提高該標準的速度。因此，PCIe 5.0 的目的僅為追求超越 PCIe 4.0 標準的速度，而未提供其他重大新功能。

舉例來說，PCIe 5.0 並未支援 PAM4 信令，而且僅提供所需新功能來啟用該 PCIe 標準，以求在可行的短時間內支援 32 GT/s。

下一代的挑戰

在準備可支援 PCI Express 5.0 的產品時，會面臨與通道長度有關的重大挑戰。信令發送率愈高，通過 PC 板傳輸的信號載波頻率就愈高。

工程師可能預期的 PCIe 信號傳播距離，受限於兩種類型的實體上缺損：

1. 通道衰減
2. 通道內因接腳、連接器、導孔及其他結構出現的阻抗不連續性而發生的信號反射

PCIe 5.0 規格採用了在 16 GHz 下衰減程度為 -36 dB 的通道。頻率為 16 GHz，即表示 Nyquist 頻率為 32 GT/s 數位信號。例如，當 PCIe 5.0 信號開始發送時，峰對峰電壓值通常可能為 800 mV。然而，信號通過上述 -36 dB 通道後，張開的眼圖就無法呈現任何相似之處。唯有運用發射器等化（解加強）與接收器等化（連續時間線性等化器與決策回饋等化器的組合），PCIe 5.0 信號才能通過系統通道並由接收器準確解讀。

PCIe 5.0 信號眼圖高度的最小期望值為 10 mV（後等化）。即使採用接近完美的低抖動發射器，嚴重的通道衰減也會降低信號振幅，使得信號反射和交互干擾所導致任何其他類型的信號缺損，逐漸讓可復原眼圖閉合。

如何做好準備以克服挑戰

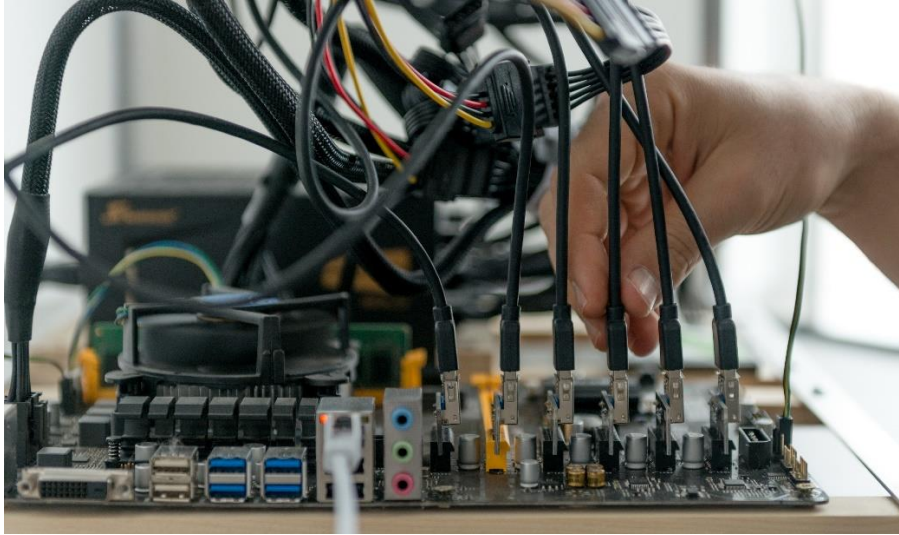
為了協助支援 PCI Express 5.0 的產品獲得成功，是德科技積極提供測試解決方案來驗證 PCIe 5.0 發射器和接收器的實體層特性。現今已提供協助測試 PCIe 5.0 元件的工具，可用於開發 PCIe 5.0 標準。

舉例來說，為了測試 PCIe 5.0 發射器，您應該考慮使用最小頻寬為 32 GHz 的即時示波器。若要驗證新的矽晶片，則需要在盡可能接近元件的輸出接腳下，量測積體電路的發射器輸出。在連接器（用於將測試夾具連接到示波器）的封裝球之間會形成中斷通道而導致耗損，則需要對此耗損進行解嵌入。

PCIe 5.0 在 32 GT/s 下的發射測試參數，同於較低速 16 GT/s 及 8 GT/s 下的測試參數。具有高信號完整性的高頻寬示波器（63 GHz 以上）是適合進行這些測試與 PCIe 開發的理想工具。

在 PCIe 5.0 接收器測試上最具挑戰性的其中一點是應力抖動量測。可利用誤碼率測試儀（BERT）來測試接收器。在此測試中，最差的 PCIe 5.0 眼圖是利用經過校驗的缺損及實體上的符元干擾軌跡仔細建立，以達到 10 mV 的目標眼圖高度（後等化）。當目標待測物處於迴環中時，其目標是對接收器輸入呈現應力眼圖，然後在信號循環回到 BERT 的誤差檢測器時統計誤差數量。

對測試信號進行校驗，是接受器測試最具挑戰性的一點。標準本身還不完整，因此專門針對 PCIe 5.0 的原型軟體和測試方法也在不斷演進。



對當今許多力求 PCIe 5.0 效能並兼顧高品質、穩健及互通性設計的先進技術公司來說，Keysight Infiniium 系列示波器及 M8000 系列 BERT 是絕佳選擇。

結語

計畫在 2019 年底前完成的 PCI Express 5.0 代表了最新的 PCIe 標準，採用不歸零 (NRZ) 信令，可將資料速率從 PCIe 4.0 的 16 GT/s 速度倍增至 32 GT/s。PCIe 4.0 固有的挑戰包括整個 PC 產業廣泛進行的測試和部署，這些挑戰也會隨著 PCIe 5.0 速度加倍而增加。然而，是德科技等測試廠商正致力於測試解決方案的開發，以協助克服這些新型設計與測試挑戰。

了解詳情

您可以深入了解有關建議使用的 BERT 和示波器的資訊：

[Keysight Z 系列示波器](#)

[Keysight UXR 系列示波器](#)

[Keysight M8040A 誤碼率測試儀](#)

詳細的資訊，請上網查詢：www.keysight.com

有關是德科技電子量測產品、應用及服務的詳細資訊，可查詢我們的網站或來電洽詢
以下為是德科技聯絡窗口：www.keysight.com/find/contactus



如需聯絡我們，請上網查詢 www.keysight.com

本文件資訊如有修改，恕不另行通知。© Keysight Technologies, 2019, Published in USA, January 4, 2019, 5992-3141ZHA